

EUROPEAN PATENT OFFICE

Patent Abstracts of Japan

PUBLICATION NUMBER : 07201874
 PUBLICATION DATE : 04-08-95
 APPLICATION DATE : 30-12-93
 APPLICATION NUMBER : 05353706

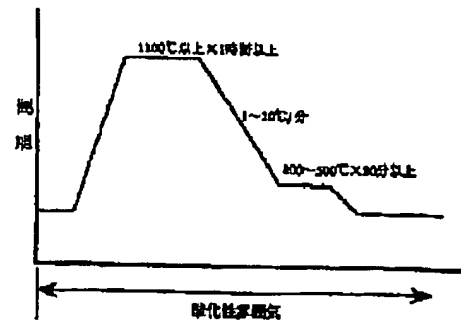
APPLICANT : NEC CORP;

INVENTOR : YAMAMOTO HIROCHIKA;

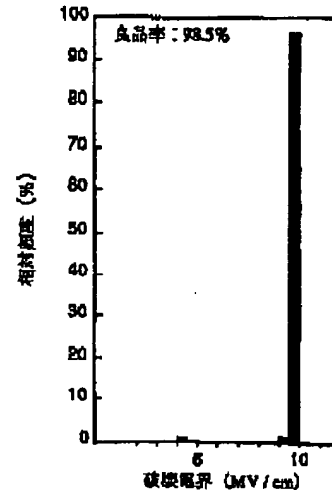
INT.CL. : H01L 21/322 C30B 29/06 C30B 33/02

TITLE : MANUFACTURE OF SILICON
 SUBSTRATE

(a)



(b)



ABSTRACT : PURPOSE: To provide a method of the manufacture of silicon substrates wherein a sufficient quantity of interstitial oxygen in a silicon substrate is diffused outward, and wherein empty holes are filled with silicon atoms.

CONSTITUTION: Under condition of 3% of oxygen partial pressure ratio an 1175°C of heat treatment temperature, heat treatment is continued until a thermal oxide film with a thickness of 600nm or above is formed. In the first half of the high temperature heat treatment process, oxygen partial pressure ratio is kept low; therefore, the formation of an oxide film is prevented, and interstitial oxygen is smoothly diffused outward without being blocked by an oxide film. In the second half of the heat treatment process, an oxide film of a specified thickness or above is grown; therefore, silicon atoms are pushed out by the growing oxide film and holes in the silicon substrate are filled with them.

COPYRIGHT: (C) JPO

(51)Int.Cl.⁴

H 0 1 L 21/322

C 3 0 B 29/06

33/02

識別記号

Y

B 8216-4G

8216-4G

庁内整理番号

F I

技術表示箇所

審査請求 有 請求項の数 8 F D (全 8 頁)

(21)出願番号

特願平5-353706

(22)出願日

平成5年(1993)12月30日

(71)出願人 000004237

日本電気株式会社

東京都港区芝五丁目7番1号

(72)発明者 山本 博規

東京都港区芝五丁目7番1号 日本電気株式会社内

(74)代理人 弁理士 尾身 祐助

(54)【発明の名称】 シリコン基板の製造方法

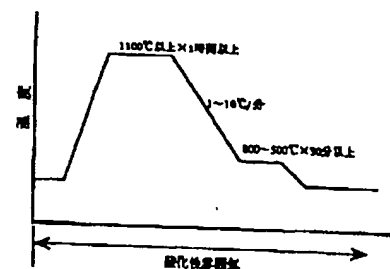
(57)【要約】

【目的】 シリコン基板中の格子間酸素を十分に外方拡散させることができ、かつ空孔をシリコン原子により埋めることのできる製造方法を提供する。

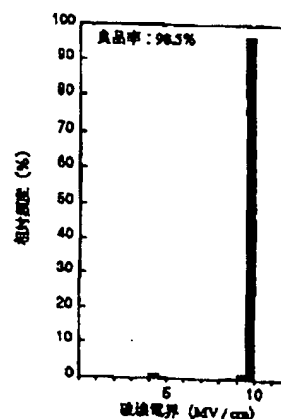
【構成】 酸素分圧比を3%、熱処理温度を1175℃とし、熱酸化膜が60nm以上に形成されるまで高温熱処理を続ける。

【効果】 高温熱処理の前半において、酸素分圧比が低く抑えられているため、酸化膜の形成は抑制され格子間酸素の外方拡散は酸化膜によって阻止されることがなく円滑に行われる。熱処理の後半において、熱酸化膜を一定以上の膜厚に成長させることにより、酸化膜成長によって押し出されたシリコンによりシリコン基板内の空孔を埋めることができる。

(a)



(b)



【特許請求の範囲】

【請求項1】 シリコン基板を1100℃以上の温度で熱処理を行って酸素の外方拡散および空孔の埋め合わせを行うシリコン基板の製造方法であって、雰囲気を入炉から出炉まで通して酸化性雰囲気とし、かつ少なくとも前半の酸素の外方拡散が支配的な段階においては酸素分圧比を熱処理温度に応じて求められた最大酸素分圧比 V_{0max} 以下に設定して熱処理を行うことを特徴とするシリコン基板の製造方法。

【請求項2】 前記最大酸素分圧比 V_{0max} が、 $V_{0max} = 1.55 \times 10^{(3-0.00313T)}$ 但し、T：熱処理温度で与えられることを特徴とする請求項1記載のシリコン基板の製造方法。

【請求項3】 前記熱処理が酸化膜が60nm以上の膜厚に形成されるまで行われることを特徴とする請求項1記載のシリコン基板の製造方法。

【請求項4】 前記熱処理が、熱処理温度をT(℃)、酸素分圧比を V_0 として、

$$t(\text{時間}) = (720 + 10^{(3985/(T+273))} \times V_0) / (1.3 \times 10^8 \times 10^{(-6128/(T+273))} \times V_0)$$

により求められる時間以上行われることを特徴とする請求項1記載のシリコン基板の製造方法。

【請求項5】 前半の酸素の外方拡散を主として行わせる熱処理と、後半の空孔の埋め合わせを主として行わせる熱処理とが、同一の熱処理温度でかつ同一の酸素分圧比の下で行われることを特徴とする請求項1記載のシリコン基板の製造方法。

【請求項6】 前半の酸素の外方拡散を主として行わせる熱処理と、後半の空孔の埋め合わせを主として行わせる熱処理とが、同一の熱処理温度で行われかつ前者における酸素分圧比の方が後者におけるそれよりも低いことを特徴とする請求項1記載のシリコン基板の製造方法。

【請求項7】 前記熱処理がイオン注入工程後に行われることを特徴とする請求項1記載のシリコン基板の製造方法。

【請求項8】 前記熱処理工程に引き続き酸化性雰囲気中において500～800℃の温度における熱処理が30分以上行われることを特徴とする請求項1記載のシリコン基板の製造方法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、シリコン基板の製造方法に関し、特に半導体素子に影響を与えるシリコン基板表面近傍を高品位化し、ゲート酸化膜等の耐圧を向上させる熱処理方法に関する。

【0002】

【従来の技術】近年、半導体素子は集積度が高くなるにつれてシリコン基板表面近傍の結晶を無欠陥層(denude zone)とすることが必要となってきた。チョコラ

ルスキー法によって引き上げられたシリコン基板中には、格子間酸素、微小欠陥を含み、そのままでは、満足すべき半導体素子の電気特性を得ることができないため、シリコン基板に熱処理を施し、格子間酸素、微小欠陥を外方拡散させ、シリコン基板表面を無欠陥化することが行われているのである。

【0003】シリコン基板表面近傍を無欠陥化する熱処理方法の従来例は、図8(a)に示すように、入炉から1100℃以上の高温までを酸素のみの雰囲気中で熱処理を行い、次に、雰囲気窒素を窒素のみの不活性ガス雰囲気に切り替え格子間酸素を外方へ拡散させ、その後不活性ガス雰囲気のまま600～800℃の温度で欠陥核を作成し、イントリンシックゲッタリングを行う方法がとられている(例えば、特開昭59-202640等)。図8(a)の熱処理を行って得られたゲート酸化膜の絶縁耐圧の分布を図8(b)に示す。同図に示されるように、ゲート酸化膜絶縁破壊電界が8MV/cm以上のものを良品としたときの良品率は65.5%であった。

【0004】また、図8(a)に示す熱処理工程の改善例として、特開平1-242500号公報において、図9(a)に示す熱処理方法が提案されている。これは、シリコン基板を入炉から1200℃以上の高温処理終了まで加湿または乾燥の酸素雰囲気中で処理を行ってシリコン基板内部の析出核を増加させ、その後不活性ガス雰囲気中で500～800℃の熱処理を行い、さらに析出核を作成し、より強いゲッタリング能力が得られるようにするものである。図9(a)の熱処理を行って得られたゲート酸化膜の絶縁耐圧の分布を図9(b)に示す。同図に示されるように、8MV/cm以上の耐圧のものを良品とする良品率は72.5%となり、図8の場合と比較して7%程改善されている。

【0005】

【発明が解決しようとする課題】近年、半導体素子は高集積化が進み、それに伴ってゲート酸化膜が薄膜化したことにより、その絶縁耐圧を向上させることが重要な課題となっている。このゲート酸化膜の絶縁耐圧はシリコン基板表面近傍の結晶状態に大きく依存し、シリコン基板表面近傍に何らかの結晶欠陥が存在すればゲート酸化膜の絶縁耐圧は低下する。

【0006】図8(a)に示す従来方法では、シリコン基板内の格子間酸素の外方拡散には効果があるが、高温熱処理時にシリコン基板に発生する空孔が、シリコン基板表面上に形成された酸化膜によってブロックされ、外方拡散することがなく、かつこの空孔を埋めるようなシリコン原子が供給されることがないため、シリコン基板表面近傍には空孔が残ってしまう問題がある。その結果、シリコン基板表面近傍の結晶性は完全にはならず、図8(a)に示す熱処理をシリコン基板に施しても、ゲート酸化膜絶縁耐圧は、図8(b)に示されるように十分には向上していない。

【0007】また、図9(a)に示す従来方法では、雰囲気として加湿酸素あるいは乾燥した酸素のみを使用しているため、高温処理中に酸化で発生したシリコン原子がシリコン基板内に内方拡散し、空孔を埋めることが出来るが、高温処理中にシリコン基板上には酸化膜が形成されてしまうため、格子間酸素がこの酸化膜にブロックされて外方拡散できないという問題が起こる。その結果、シリコン基板表面近傍の微小欠陥を解消することはできず、図9(a)に示すような熱処理を施しても、ゲート酸化膜絶縁耐圧は図9(b)に示すように完全には改善されない。

【0008】したがって、この発明の目的とするところは、格子間酸素を十分に外方拡散させることができるとともに空孔をシリコン原子によって埋めることのできる熱処理方法を提供し、もって高集積化された半導体集積回路装置においても十分高い絶縁耐圧を確保できるようにすることである。

【0009】

【課題を解決するための手段】上記目的を達成するため、本発明によれば、シリコン基板を1100℃以上の温度で熱処理を行って酸素の外方拡散および空孔の埋め合わせを行うシリコン基板の製造方法であって、入炉から出炉までを酸化雰囲気で行い、かつ少なくとも前半の*

* 酸素の外方拡散が支配的な段階においては酸素分圧比を熱処理温度に応じて求められた最大酸素分圧比 V_{0max} 以下に設定して熱処理を行うことを特徴とするシリコン基板の製造方法が提供される。そして、上記最大酸素分圧比 V_{0max} は、

$$V_{0max} = 1.55 \times 10^{(3-0.00313T)} \quad (\text{但し、} T: \text{熱処理温度})$$

で与えられるものであり、また、熱処理は、熱処理温度を T (℃)、酸素分圧比を V_0 として、

$$t(\text{時間}) = (720 + 10^{(3985/(T+273))} \times V_0) / (1.3 \times 10^8 \times 10^{(-6128/(T+273))} \times V_0)$$

により求められる時間以上行われるものである。

【0010】

【作用】本発明者は、ゲート酸化膜絶縁耐圧向上に向けて熱処理条件の最適化を図るために、図4に示すような過程で熱処理温度を1100、1140、1200℃、熱処理時間を2、4、6時間と変え、酸素および窒素からなる酸化性雰囲気中でシリコン基板に熱処理を施した。その後シリコン基板に半導体素子を作成し、そのゲート酸化膜の絶縁耐圧を測定した。また、さらに高温範囲においても処理時間を変えて同様の実験を行った。

【0011】

【表1】

熱処理温度	雰囲気 (酸素分圧比)	高温処理時間	形成される酸化膜厚	ゲート耐圧良品率
1100℃	1%	2時間	20.9nm	56%
1100℃	3%	2時間	35.6nm	78%
1100℃	5%	2時間	45.5nm	86%
1100℃	10%	2時間	63.3nm	96%
1100℃	20%	2時間	87.6nm	98%
1100℃	30%	2時間	105.5nm	97%
1100℃	40%	2時間	120.1nm	96%
1100℃	50%	2時間	132.7nm	98%
1100℃	60%	2時間	143.7nm	91%
1140℃	1%	4時間	34.3nm	75%
1140℃	3%	4時間	58.8nm	92%
1140℃	5%	4時間	75.6nm	98%
1140℃	10%	4時間	106.1nm	96%
1140℃	20%	4時間	148.3nm	99%
1140℃	30%	4時間	180.1nm	98%
1140℃	40%	4時間	206.5nm	95%
1140℃	50%	4時間	229.4nm	88%
1200℃	1%	6時間	51.5nm	93%
1200℃	3%	6時間	88.9nm	98%
1200℃	5%	6時間	114.5nm	96%
1200℃	10%	6時間	161.2nm	99%
1200℃	20%	6時間	226.7nm	97%
1200℃	30%	6時間	276.4nm	86%

【0012】その結果を表1に示す。表1に示されるように、熱処理中の酸素分圧比を上げていくと、ゲート酸化膜絶縁耐圧が改善されるが、ある酸素分圧比を越えるとゲート酸化膜絶縁耐圧が劣化しはじめる。図5は、横軸に熱処理によって形成される酸化膜厚、縦軸にゲート*

※酸化膜絶縁耐圧良品率をとって得られたデータをグラフ化したものであり、白い四角は酸素分圧比が高く、耐圧が劣化したデータを示している。これは、酸素分圧比が高いと高温熱処理前半にシリコン基板上に厚い酸化膜が形成され、シリコン基板中の格子間酸素の外方拡散が行

【0013】そこで、更に得られたデータから、各熱処理温度に対するゲート酸化膜絶縁耐圧良品率が95%未満になる酸素分圧比を最大酸素分圧比 V_{0max} として求めた。この最大酸素分圧比 V_{0max} と熱処理温度との関係を図6に示す。この結果から、1100℃以上の高温熱処理雰囲気前半の格子間酸素外方拡散時（これはほぼ1時間程度である）における最大酸素分圧比 V_{0max} は、 $V_{0max} = 1.55 \times 10^{(3-0.00313T)}$ T: 熱処理温度 ... (1)

と求められた。よって、高温熱処理の前半における酸素分圧比 V_0 を上記最大酸素分圧比 V_{0max} 以下に抑えることにより、95%以上の良品率を実現することができる。

【0014】また、図5の結果から、ゲート酸化膜絶縁耐圧良品率は、(1)式の条件を満たしていれば、シリコン基板上に形成される酸化膜が60nm以上（シリコン基板上に酸化膜が形成されていない状態から換算して）になるような熱処理を施すと95%以上になることが分かる。而して、形成される熱酸化膜の膜厚は、熱処理温度T(℃)と熱処理中の酸素分圧比 V_0 が決まれば熱処理時間から一義的に求められる。図7は、酸素分圧比 V_0 を助変数として熱酸化膜が60nmに成長するまでの時間と熱処理温度との関係をプロットしたグラフである。

【0015】したがって、酸素分圧比 V_0 が一定であれば、その曲線の右側に入る時間熱処理を行えば95%以上の良品率が得られることになる。そして、図7の曲線上の時間t(時間)は、

$$t(\text{時間}) = (720 + 10^{(3985/(T+273))} \times V_0) / (1.3 \times 10^8 \times 10^{(-6128/(T+273))} \times V_0) \dots (2)$$

で表わすことができることから、結局(2)式以上の時間熱処理を行えばよいことになる。

【0016】以上から本発明の作用を次のようにまとめることができる。まず、本発明において、1100℃以上の工程前半（約1時間）に酸素分圧比の制限を設けて、シリコン基板内部に存在する格子間酸素を外方拡散させやすくして熱処理を行う。これは、シリコン基板表面に作成されている酸化膜が薄いほど格子間酸素は外方拡散しやすいため、熱酸化膜の成長を抑制する必要があるからである。

【0017】その後さらに熱処理を続けることにより、格子間酸素の外方拡散によって発生した空孔および最初から含まれていた空孔が埋められる。これは、酸化性雰囲気を保ちつつ熱処理を行って、シリコン基板表面に60nm以上の酸化膜を成長させることによって達成される。酸化性雰囲気中での高温熱処理によって、シリコン基板(Si)と酸素(O₂)が反応しシリコン基板表面

子が格子位置から押出されシリコン基板内へ内方拡散し、空孔を埋める。シリコン基板表面に60nm以上酸化膜を形成することにより、半導体素子電気特性に影響を与える空孔は、内方拡散するシリコン原子によって埋められる。これにより、シリコン基板表面近傍は無欠陥化され、ゲート酸化膜絶縁耐圧は改善され、半導体装置製造歩留りが向上する。

【0018】

【実施例】次に、本発明の実施例について図面を参照して説明する。

【第1の実施例】図1(a)は、本発明の第1の実施例のシリコン基板の熱処理過程を示す図である。図1

(a)に示す工程により、酸素分圧比3%とし、1175℃の熱処理を4時間行った。1175℃の時、酸素分圧比は(1)式より3%以下でなくてはならないが、本実施例はこの条件を満たしている。

【0019】この熱処理後、半導体素子を作成し、そのゲート酸化膜絶縁耐圧を測定した。その結果を図1

(b)に示す。ゲート酸化膜破壊電界が8MV/cm以上のものを良品とすれば、本実施例によって熱処理を行ったシリコン基板のゲート酸化膜耐圧良品率は、98.5%となる。これは図8、図9に示す従来の熱処理によって得られる良品率より25%以上向上したことになる。

【0020】【第2の実施例】次に、熱処理温度と酸素分圧比から熱処理時間を求めた実施例を示す。図2は本発明の第2の実施例を説明する図であり、これは図7と同等の図である。上記したように各曲線の右側にあれば、熱処理時間tが、

$$t(\text{時間}) \geq (720 + 10^{(3985/(T+273))} \times V_0) / (1.3 \times 10^8 \times 10^{(-6128/(T+273))} \times V_0)$$

を満足し、60nm以上の酸化膜が形成されることになる。なお、この式を満たすとともに熱処理の前半工程における酸素分圧比の条件($V_0 \leq 1.55 \times 10^{(3-0.00313T)}$)も満たさなければならない。よって、一定の酸素分圧比の下で熱処理を続けるのであれば、上記熱処理時間tは、1時間以上であることが必要となる。

【0021】本実施例では、シリコン基板を1200℃、酸素分圧比3%の酸化性雰囲気中で、図2の熱処理温度と酸素分圧の曲線より右側の時間、4時間になるように熱処理時間を設定した(図2・測定点1)。対比実験として、シリコン基板を1200℃、酸素分圧比1%の酸化性雰囲気中で、図2の熱処理温度と酸素分圧の曲線より左側の時間、6時間になるように熱処理時間を設定した(図2・測定点2)。その結果を表2に示す。表2に示す結果から明らかなように、測定点1では測定点2より2時間熱処理が短いにもかかわらず、高いゲート酸化膜絶縁耐圧良品率を実現できた。

10

20

30

40

50

	熱処理温度	処理時間	雰囲気 (酸素分圧比)	酸化膜厚	良品率
測定点 1	1200℃	4時間	3%	62.1nm	95%
測定点 2	1200℃	6時間	1%	40.6nm	81%

【0023】【第3の実施例】DZ処理（無欠陥化処理）の施されていないウェハが半導体素子製造工程に投入されることもある。本実施例は、このような場合に半導体素子製造過程において未処理シリコン基板についてDZ処理を行うものである。半導体素子製造工程において、例えばウェル形成工程ではイオン注入後の不純物のドライブ・イン工程時に高温の熱処理が行われる。本実施例ではこの高温処理工程に本発明の熱処理方法を適用した。図3（a）はその熱処理過程を示す図であり、1200℃で最初の1時間を酸素分圧比2%の雰囲気中で処理した。その後雰囲気を100%酸素雰囲気にかえ1時間処理した。図3（a）に示す過程により、シリコン基板表面上にはシリコン基板表面ベア状態から換算して約200nmの酸化膜が形成された。

【0024】図3（a）に示す熱処理工程を経たシリコン基板に対しゲート酸化膜を形成しその絶縁耐圧を測定したところ、図3（b）に示すゲート酸化膜絶縁破壊電界分布図が得られた。同図から、ゲート酸化膜絶縁破壊電界が8MV/cm以上のものを良品とする良品率は96.7%となり、図8、図9に示した従来例の場合と比較して24%以上の改善を実現することができた。この結果から、高温熱処理前半1時間の酸素分圧比 V_0 を $V_0 \leq V_{0max} = 1.55 \times 10^{(3-0.003137)}$ となるよう選択すれば、その後酸素流入量を多くして熱処理時間を短縮できることと、半導体素子製造過程の高温熱処理に本発明を適用した場合にも同様の効果を享受できることが分かる。

【0025】以上好ましい実施例について説明したが、本発明はこれら実施例に限定されるものではなく、本願発明の要旨を変更しない範囲内において各種の変更が可能である。例えば、酸化性雰囲気中の酸素以外の気体については窒素に代え水素やアルゴン等他のものを使用することができる。また、高温熱処理期間中において必ずしも処理温度を一定に保つ必要はなく、本発明※

※によって要請される条件の範囲内において温度を可変とすることができる。

【0026】

【発明の効果】以上説明したように、本発明によれば、1100℃以上の高温処理前半の期間（約1時間）に酸素分圧比を制限し、格子間酸素の外方拡散を円滑に行い、かつその後の熱処理を、シリコン基板内の空孔を十分に埋め合わせるまで継続しているため、シリコン基板表面近傍が無欠陥化され、ゲート酸化膜絶縁耐圧が改善され、半導体素子製造歩留りを向上させることができる。そして、本発明は、ゲート酸化膜絶縁破壊耐圧の良品率を従来例の場合の20%以上向上させることができ、今後一段と進むと予想される高集積化、絶縁膜の薄膜化に対しても十分に対応できるようにするものである。本発明の産業上における効果は大である。

【図面の簡単な説明】

【図1】本発明の第1の実施例の熱処理過程図とそれによる絶縁破壊電界分布図。

【図2】本発明の第2の実施例を説明するための酸化膜形成特性図。

【図3】本発明の第3の実施例の熱処理過程図とそれによる絶縁破壊電界分布図。

【図4】本発明の作用を説明するための熱処理過程図。

【図5】本発明の作用を説明するための熱酸化膜厚とゲート酸化膜耐圧良品率との関係を示す図。

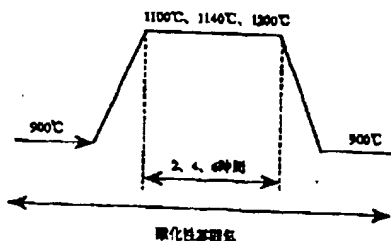
【図6】本発明の作用を説明するための熱処理温度と最大酸素分圧比との関係を示す図。

【図7】本発明の作用を説明するための酸素分圧比を助変数とした酸化膜形成特性曲線図。

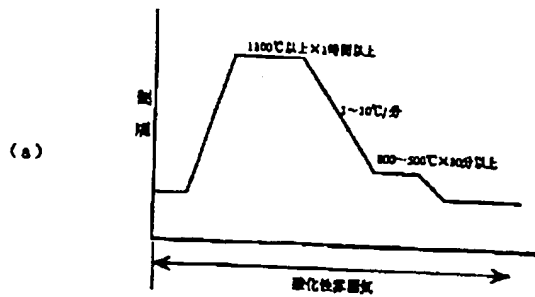
【図8】第1の従来例の熱処理過程図とそれによる絶縁破壊電界分布図。

【図9】第2の従来例の熱処理過程図とそれによる絶縁破壊電界分布図。

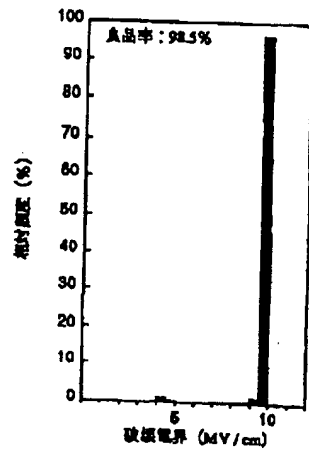
【図4】



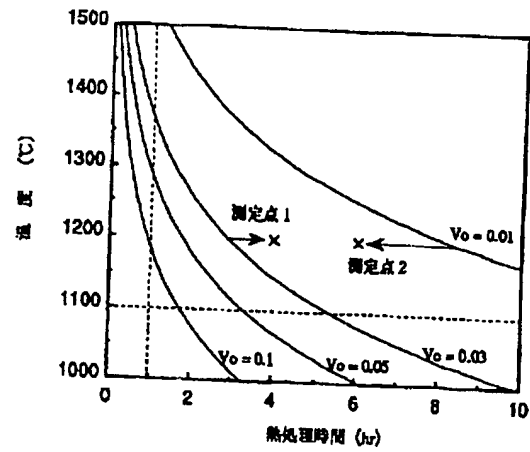
【図1】



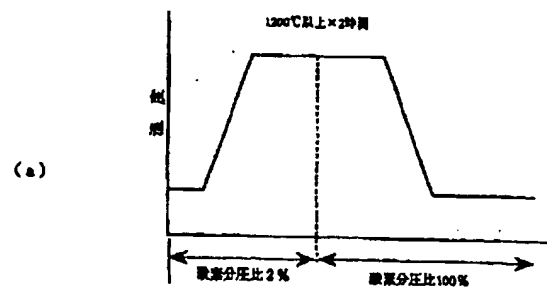
(b)



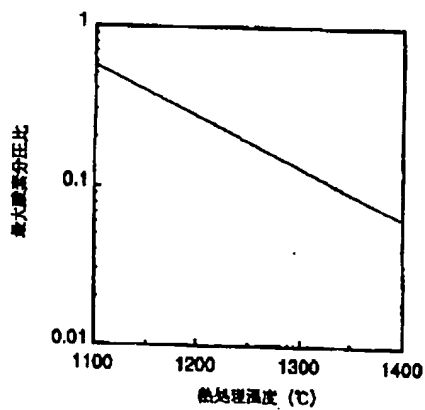
【図2】



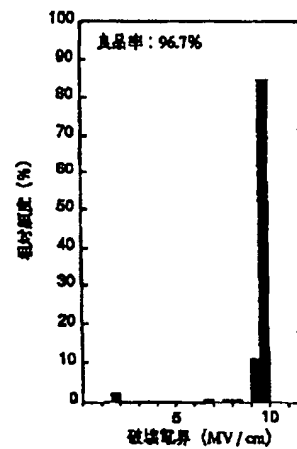
【図3】



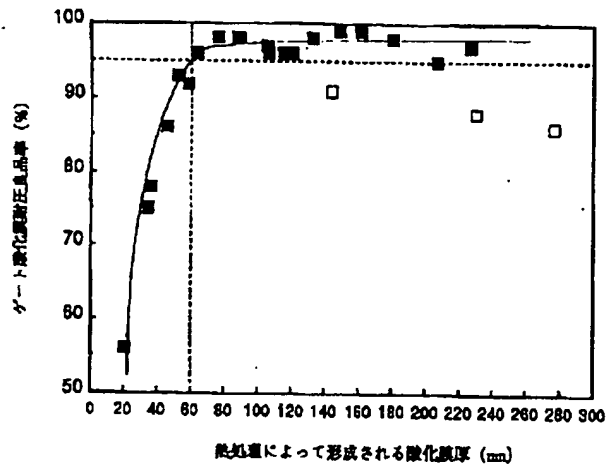
【図6】



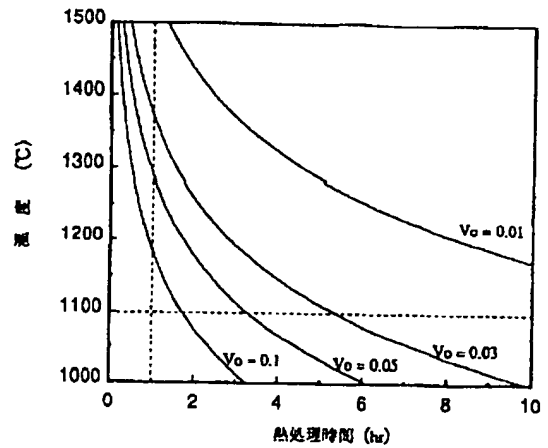
(b)



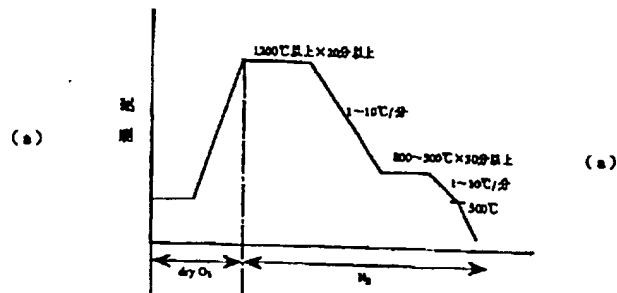
【図5】



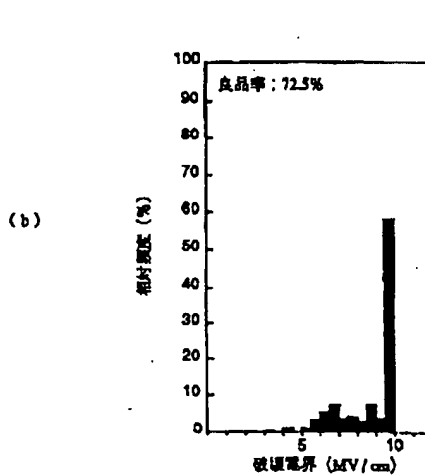
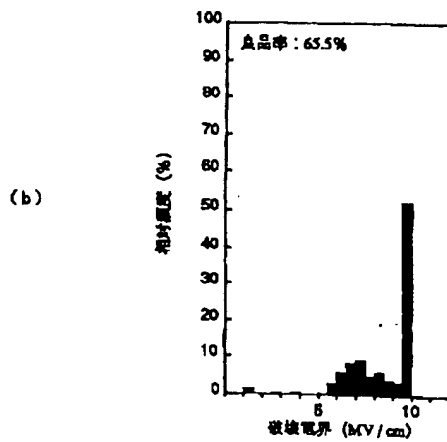
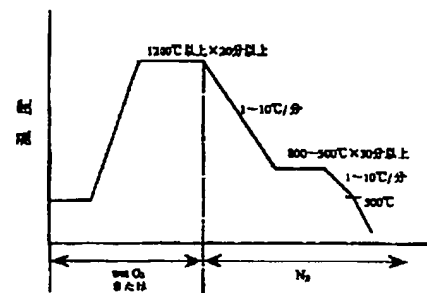
【図7】



【図8】



【図9】



【手続補正書】

【提出日】平成6年10月27日

【手続補正1】

【補正対象書類名】明細書

【補正対象項目名】請求項2

【補正方法】変更

【補正内容】

【請求項2】 前記最大酸素分圧比 V_{0max} が、
 $V_{0max} = 1.55 \times 10^{(3-0.00313T)}$ 但し、 T : 熱
 処理温度(℃)
 で与えられることを特徴とする請求項1記載のシリコン

基板の製造方法。

【手続補正2】

【補正対象書類名】明細書

【補正対象項目名】0009

【補正方法】変更

【補正内容】

【0009】

【課題を解決するための手段】上記目的を達成するため、本発明によれば、シリコン基板を1100℃以上の温度で熱処理を行って酸素の外方拡散および空孔の埋め合わせを行うシリコン基板の製造方法であって、入炉から出炉までを酸化雰囲気で行い、かつ少なくとも前半の酸素の外方拡散が支配的な段階においては酸素分圧比を熱処理温度に応じて求められた最大酸素分圧比 V_{0max} 以下に設定して熱処理を行うことを特徴とするシリコン基板の製造方法が提供される。そして、上記最大酸素分圧比 V_{0max} は、

$V_{0max} = 1.55 \times 10^{(3-0.00313T)}$ (但し、T: 熱処理温度(℃))

で与えられるものであり、また、熱処理は、熱処理温度をT(℃)、酸素分圧比を V_0 として、

$t(\text{時間}) = (720 + 10^{(3985/(T+273))} \times V_0) / (1.3 \times 10^8 \times 10^{(-6128/(T+273))} \times V_0)$

により求められる時間以上行われるものである。

【手続補正3】

【補正対象書類名】明細書

【補正対象項目名】0013

【補正方法】変更

【補正内容】

【0013】そこで、更に得られたデータから、各熱処理温度に対するゲート酸化膜絶縁耐圧良品率が95%未満になる酸素分圧比を最大酸素分圧比 V_{0max} として求めた。この最大酸素分圧比 V_{0max} と熱処理温度との関係を図6に示す。この結果から、1100℃以上の高温熱処理雰囲気前半の格子間酸素外方拡散時（これはほぼ1時間程度である）における最大酸素分圧比 V_{0max} は、

$V_{0max} = 1.55 \times 10^{(3-0.00313T)}$ … (1) T: 熱処理温度(℃)

と求められた。よって、高温熱処理の前半における酸素分圧比 V_0 を上記最大酸素分圧比 V_{0max} 以下に抑えるこ

とにより、95%以上の良品率を実現することができる。

【手続補正4】

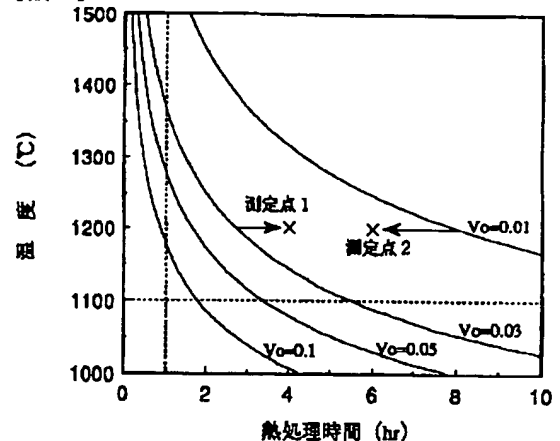
【補正対象書類名】図面

【補正対象項目名】図2

【補正方法】変更

【補正内容】

【図2】



【手続補正5】

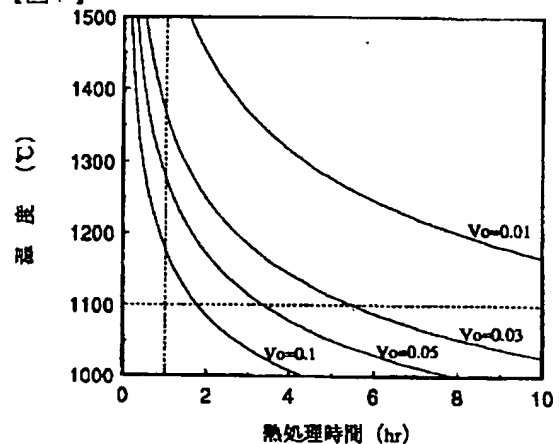
【補正対象書類名】図面

【補正対象項目名】図7

【補正方法】変更

【補正内容】

【図7】



MACHINE-ASSISTED TRANSLATION (MAT):

(19)【発行国】 日本国特許庁 (J P)	(19)[ISSUING COUNTRY] Japanese Patent Office (JP)
(12)【公報種別】 公開特許公報 (A)	Laid-open (kokai) patent application number (A)
(11)【公開番号】 特開平 7 - 2 0 1 8 7 4	(11)[UNEXAMINED PATENT NUMBER] Unexamined Japanese Patent 7-201874
(43)【公開日】 平成 7 年 (1 9 9 5) 8 月 4 日	(43)[DATE OF FIRST PUBLICATION] August 4th, Heisei 7 (1995)
(54)【発明の名称】 シリコン基板の製造方法	(54)[TITLE] The manufacturing method of a silicon substrate
(51)【国際特許分類第 6 版】 H01L 21/322 Y C30B 29/06 8216-4G 33/02 8216-4G	(51)[IPC] H01L 21/322 Y B C30B 29/06 B 8216-4G 33/02 8216-4G
【審査請求】 有	[EXAMINATION REQUEST] Requested
【請求項の数】 8	[NUMBER OF CLAIMS] Eight
【出願形態】 F D	[Application form] FD
【全頁数】 8	[NUMBER OF PAGES] Eight
(21)【出願番号】 特願平 5 - 3 5 3 7 0 6	(21)[APPLICATION NUMBER] Unexamined Japanese patent 5-353706
(22)【出願日】 平成 5 年 (1 9 9 3) 1 2 月 3 0 日	(22)[DATE OF FILING] December 30th, Heisei 5 (1993)
(71)【出願人】	(71)[PATENTEE/ASSIGNEE]

【識別番号】
0 0 0 0 0 4 2 3 7

[ID CODE]
000004237

【氏名又は名称】
日本電気株式会社

NEC Corp. K.K.

【住所又は居所】
東京都港区芝五丁目 7 番 1 号

[ADDRESS]

(72) 【発明者】

(72)[INVENTOR]

【氏名】 山本 博規

Hiroki Yamamoto

【住所又は居所】
東京都港区芝五丁目 7 番 1 号
日本電気株式会社内

[ADDRESS]

(74) 【代理人】

(74)[PATENT AGENT]

【弁理士】

[PATENT ATTORNEY]

【氏名又は名称】 尾身 祐助

Yusuke Omi

(57) 【要約】

(57)[SUMMARY]

【目的】
シリコン基板中の格子間酸素を十分に外方拡散させることができ、かつ空孔をシリコン原子により埋めることのできる製造方法を提供する。

[OBJECT]
The out diffusion of oxygen between lattices in a silicon substrate can be carried out sufficiently.
And the manufacturing method which can bury a porosity by the silicon atom is provided.

【構成】
酸素分圧比を 3 %、熱処理温度を 1 1 7 5 °C とし、熱酸化膜が 6 0 n m 以上に形成されるまで高温熱処理を続ける。

[SUMMARY OF THE INVENTION]
An oxygen partial pressure ratio is made and heat treatment temperature is made into 1175 degrees C 3%.
A high hot-temperature process is continued until a thermal oxide film is formed on 60 nm or more.

【効果】

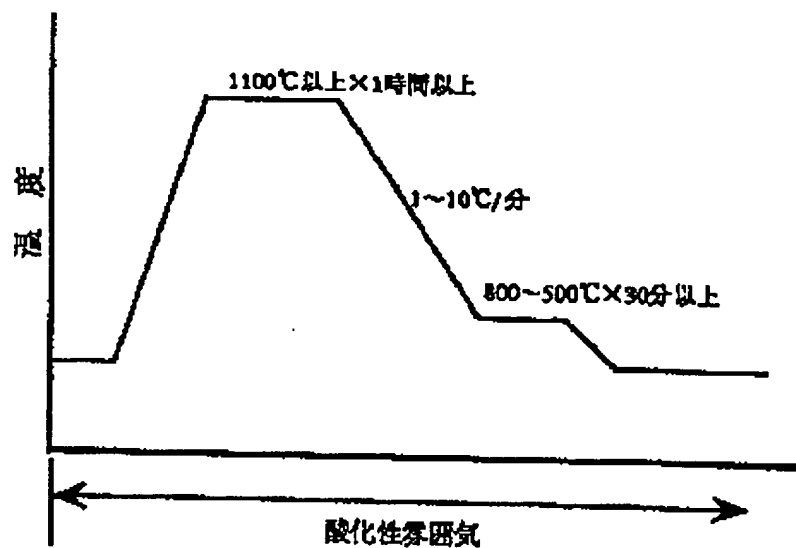
高温熱処理の前半において、酸素分圧比が低く抑えられているため、酸化膜の形成は抑制され格子間酸素の外方拡散は酸化膜によって阻止されることがなく円滑に行われる。熱処理の後半において、熱酸化膜を一定以上の膜厚に成長させることにより、酸化膜成長によって押し出されたシリコンによりシリコン基板内の空孔を埋めることができる。

[Effect]

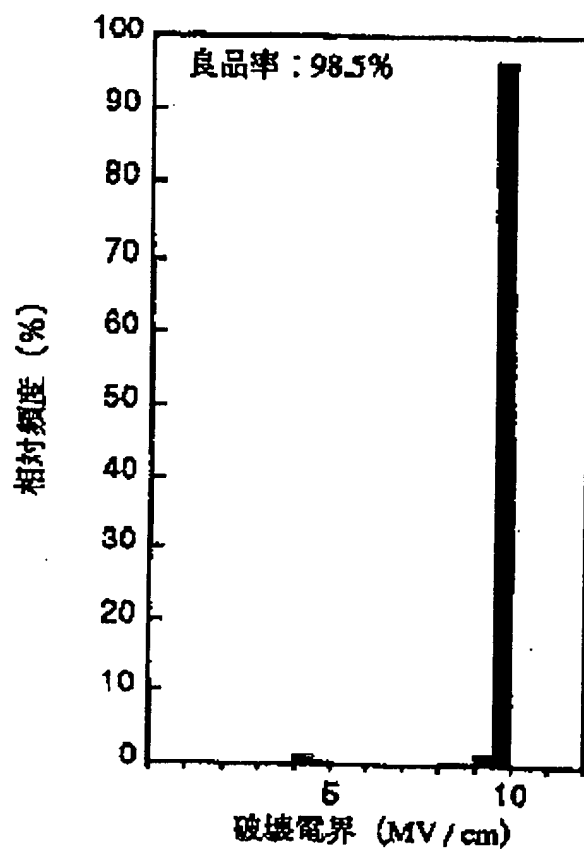
In the first half of high temperature heat treatment, a formation of an oxide film is suppressed, and since the oxygen partial pressure ratio is restrained low, the out diffusion of oxygen between lattices is not blocked by the oxide film, and is performed smoothly.

By growing up a thermal oxide film into the film thickness more than fixed in the second half of heat treatment, the porosity in a silicon substrate can be filled with the silicon extruded by the oxide film growth.

(a)



(b)



(a) Vertical axis: Temperature Horizontal axis: Oxidizing atmosphere
 From left to right : 1100 degrees C or more x 1 hour or more
 1-10 degrees C / minutes

800 – 500 degrees C x 30 minutes or more

(b) Vertical axis : Relative frequency Horizontal axis: Dielectric breakdown (MV/cm)

Excellent products rate : 98.5%

【特許請求の範囲】

[CLAIMS]

【請求項 1】

シリコン基板を 1100℃以上の温度で熱処理を行って酸素の外方拡散および空孔の埋め合わせを行うシリコン基板の製造方法であって、雰囲気を入炉から出炉まで通して酸化性雰囲気とし、かつ少なくとも前半の酸素の外方拡散が支配的な段階においては酸素分圧比を熱処理温度に応じて求められた最大酸素分圧比 V_{Omax} 以下に設定して熱処理を行うことを特徴とするシリコン基板の製造方法。

[CLAIM 1]

A manufacturing method of the silicon substrate, which is the manufacturing method of the silicon substrate which heat-treats a silicon substrate at the temperature of 1100 degrees C or more, and performs the out diffusion of oxygen, and amends of a porosity, comprised such that atmosphere is passed through from the reactor entering to the reactor exiting, and it uses as an oxidative atmosphere.

And the out diffusion of oxygen of the first half heat-treats by setting an oxygen partial pressure ratio below to maximum oxygen partial pressure ratio VO_{max} calculated depending on heat treatment temperature in the dominant phase at least.

【請求項 2】

前記最大酸素分圧比 V_{Omax} が、
 $V_{Omax} = 1.55 \times 10^{(3-0.00313T)}$
 但し、T：熱処理温度
 で与えられることを特徴とする請求項 1 記載のシリコン基板の製造方法。

[CLAIM 2]

A manufacturing method of the silicon substrate of Claim 1, in which above-mentioned maximum oxygen partial pressure ratio VO_{max} , it imparts at $VO_{max} = 1.55 \times 10^{(3-0.00313T)}$, however T: heat treatment temperature.

【請求項 3】

前記熱処理が酸化膜が 60 nm 以上の膜厚に形成されるまで行われることを特徴とする請求項 1 記載のシリコン基板の製造方法。

[CLAIM 3]

A manufacturing method of the silicon substrate of Claim 1, which is carried out until above-mentioned heat treatment is formed on the film thickness whose oxide film is 60 nm or more.

【請求項 4】

前記熱処理が、熱処理温度を T (°C)、酸素分圧比を V_O とし、
 て、

[CLAIM 4]

A manufacturing method of the silicon substrate of Claim 1, in which above-mentioned heat treatment is VO/T (degree C) and an oxygen

$$t \text{ (時間)} = (720 + 10 \frac{(3985/(T+273)) \times V_o}{1.3 \times 10^8 \times 10^{(-6128/(T+273)) \times V_o}}) / (1.3 \times 10^8 \times 10^{(-6128/(T+273)) \times V_o})$$

により求められる時間以上行われることを特徴とする請求項1記載のシリコン基板の製造方法。

【請求項5】

前半の酸素の外方拡散を主として行わせる熱処理と、後半の空孔の埋め合わせを主として行わせる熱処理とが、同一の熱処理温度でかつ同一の酸素分圧比の下で行われることを特徴とする請求項1記載のシリコン基板の製造方法。

【請求項6】

前半の酸素の外方拡散を主として行わせる熱処理と、後半の空孔の埋め合わせを主として行わせる熱処理とが、同一の熱処理温度で行われかつ前者における酸素分圧比の方が後者におけるそれよりも低いことを特徴とする請求項1記載のシリコン基板の製造方法。

【請求項7】

前記熱処理がイオン注入工程後に行われることを特徴とする請求項1記載のシリコン基板の製造方法。

【請求項8】

前記熱処理工程に引き続き酸化性雰囲気中において500～800℃の温度における熱処理が30分以上行われることを特徴とする請求項1記載のシリコン基板の製造方法。

partial pressure ratio in heat treatment temperature. It carries out.

$$T(\text{time}) = (720 + 10 \frac{(3985/(T+273)) \times V_o}{1.3 \times 10^8 \times 10^{(-6128/(T+273)) \times V_o}}) / (1.3 \times 10^8 \times 10^{(-6128/(T+273)) \times V_o})$$

It is carried out more than the time for which is alike and it is required more.

[CLAIM 5]

A manufacturing method of the silicon substrate of Claim 1, in which heat treatment to which make the out diffusion of oxygen of the first half mainly carry out, and heat treatment by which make it mainly compensate for the porosity of the second half are identical heat treatment temperature, and are performed under an identical oxygen partial pressure ratio.

[CLAIM 6]

A manufacturing method of the silicon substrate of Claim 1, in which heat treatment to which make the out diffusion of oxygen of the first half mainly carry out, and heat treatment by which make it mainly compensate for the porosity of the second half are performed at identical heat treatment temperature, and the oxygen partial pressure ratio in the former is lower than it in the latter.

[CLAIM 7]

A manufacturing method of the silicon substrate of Claim 1, in which above-mentioned heat treatment is performed after an ion implantation process.

[CLAIM 8]

A manufacturing method of the silicon substrate of Claim 1, in which heat treatment in the temperature of 500-800 degrees C is succeedingly carried out to an above-mentioned heat treatment process 30 minutes or more into an oxidative atmosphere.

【発明の詳細な説明】

[DETAILED DESCRIPTION OF INVENTION]

【0001】

[0001]

【産業上の利用分野】

本発明は、シリコン基板の製造方法に関し、特に半導体素子に影響を与えるシリコン基板表面近傍を高品位化し、ゲート酸化膜等の耐圧を向上させる熱処理方法に関する。

[INDUSTRIAL APPLICATION]

This invention relates to the manufacturing method of a silicon substrate.

Especially, it is made high-quality near the silicon substrate surface which imparts influence to a semiconductor device.

It is related with the heat treatment method which raises pressure-resistant, such as a gate oxide film.

【0002】

[0002]

【従来技術】

近年、半導体素子は集積度が高くなるにつれてシリコン基板表面近傍の結晶を無欠陥層 (denuded zone) とすることが必要となってきた。チョコラルスキー法によって引き上げられたシリコン基板中には、格子間酸素、微小欠陥を含み、そのままでは、満足すべき半導体素子の電気特性を得ることができないため、シリコン基板に熱処理を施し、格子間酸素、微小欠陥を外方拡散させ、シリコン基板表面を無欠陥化することが行われているので

[PRIOR ART]

In recent years, it is necessary for a semiconductor device to make the crystal near the silicon substrate surface a defect-free layer (denuded zone) as a degree of integration becomes high.

In the silicon substrate which was able to be pulled up by the Czochralski method, since the electrical property of the semiconductor device which should be satisfied including oxygen between lattices and a minute defect if it remains as it is cannot be obtained, it heat-treats at a silicon substrate.

The out diffusion of oxygen between lattices and the minute defect is carried out.

Making the silicon substrate surface defect-free is performed.

【0003】

シリコン基板表面近傍を無欠陥化する熱処理方法の従来例は、図8(a)に示すように、入炉から1100℃以上の高温までを酸素のみの雰囲気中で熱処理を行い、次に、雰囲気を窒素のみ

[0003]

The prior art example of the heat treatment method which makes it defect-free near the silicon substrate surface heat-treats the reactor entering to high temperature 1100 degrees C or more in the atmosphere of only oxygen, as shown in Figure 8 (a).

Next, the out diffusion of oxygen between

の不活性ガス雰囲気中に切り替え格子間酸素を外方へ拡散させ、その後不活性ガス雰囲気のまま600～800℃の温度で欠陥核を作成し、イントリンシックゲッタリングを行う方法がとられている（例えば、特開昭59-202640等）。図8（a）の熱処理を行って得られたゲート酸化膜の絶縁耐圧の分布を図8（b）に示す。同図に示されるように、ゲート酸化膜絶縁破壊電界が8MV/cm以上のものを良品としたときの良品率は65.5%であった。

【0004】

また、図8（a）に示す熱処理工程の改善例として、特開平1-242500号公報において、図9（a）に示す熱処理方法が提案されている。これは、シリコン基板を入炉から1200℃以上の高温処理終了まで加湿または乾燥の酸素雰囲気中で処理を行ってシリコン基板内部の析出核を増加させ、その後不活性ガス雰囲気中で500～800℃の熱処理を行い、さらに析出核を作成し、より強いゲッタリング能力が得られるようにするものである。図9（a）の熱処理を行って得られたゲート酸化膜の絶縁耐圧の分布を図9（b）に示す。同図に示されるように、8MV/cm以上の耐圧のものを良品とする良品率は72.5%となり、図8の場合と比較して7%程改善されている。

【0005】

switching lattices is carried out atmosphere to the inert gas atmosphere of only nitrogen.

A defect nucleus is created at the temperature of 600-800 degrees C after that with inert gas atmosphere.

The method of performing an intrinsic gettering is taken (for example, unexamined Japanese patent No. 59-202640 etc.).

A distribution of the insulated pressure-resistant of the gate oxide film which heat-treats Figure 8 (a) and was obtained is shown in Figure 8 (b).

As shown in said figure, the rate of an excellent article when using that whose gate oxide film dielectric breakdown electric field is 8MV/cm or more as an excellent article was 65.5%.

[0004]

Moreover, in the Unexamined Japanese Patent 1-242500 gazette, the heat treatment method shown in Figure 9 (a) is proposed as an example of improvement of the heat treatment process shown in Figure 8 (a).

This processes a silicon substrate in the oxygen atmosphere of humidification or drying from the reactor entering to the high temperature process completion of 1200 degrees C or more, and makes the precipitate nucleus inside a silicon substrate increase.

500-800-degree C heat treatment is performed in inert gas atmosphere after that.

Furthermore a precipitate nucleus is created.

Stronger gettering power strength is obtained.

A distribution of the insulated pressure-resistant of the gate oxide film which heat-treats Figure 9 (a) and was obtained is shown in Figure 9 (b).

As shown in said figure, the rate of an excellent article which uses the 8MV/cm or more pressure-resistant as an excellent article becomes 72.5%.

Compared with the case of Figure 8, it improves about 7%.

[0005]

【発明が解決しようとする課題】

近年、半導体素子は高集積化が進み、それに伴ってゲート酸化膜が薄膜化したことにより、その絶縁耐圧を向上させることが重要な課題となっている。このゲート酸化膜の絶縁耐圧はシリコン基板表面近傍の結晶状態に大きく依存し、シリコン基板表面近傍に何らかの結晶欠陥が存在すればゲート酸化膜の絶縁耐圧は低下する。

【0006】

図8(a)に示す従来方法では、シリコン基板内の格子間酸素の外方拡散には効果が なるが高温熱処理時にシリコン基板に発生する空孔が、シリコン基板表面上に形成された酸化膜によってブロックされ、外方拡散することがなく、かつこの空孔を埋めるようなシリコン原子が供給されることがないため、シリコン基板表面近傍には空孔が残ってしまう問題が なるその結果、シリコン基板表面近傍の結晶性は完全にはならず、図8(a)に示す熱処理をシリコン基板に施しても、ゲート酸化膜絶縁耐圧は、図8(b)に示されるように十分には向上していない。

【0007】

また、図9(a)に示す従来方法では、雰囲気として加湿酸素 あるいは乾燥した酸素のみを使用しているため、高温処理中に

[PROBLEM ADDRESSED]

In recent years, as for a semiconductor device, high integration progresses.

When the gate oxide film thinned into a film in connection with it, it has been the important subject to raise the insulated pressure-resistant. The insulated pressure-resistant of this gate oxide film is greatly dependent on the crystallized state near the silicon substrate surface.

If a certain crystal defect exists near the silicon substrate surface, the insulated pressure-resistant of a gate oxide film will reduce.

[0006]

There is an effect in the out diffusion of oxygen between lattices in a silicon substrate by the conventional method shown in Figure 8 (a). However, the block of the porosity which generates to a silicon substrate at the time of high temperature heat treatment is carried out by the oxide film formed on the silicon substrate surface.

Since the silicon atom which does not carry out the out diffusion and fills this porosity is not supplied, there is a problem in which a porosity remains near the silicon substrate surface.

As a result, the crystallinity near the silicon substrate surface does not become perfect, and even when it performs heat treatment shown in Figure 8 (a) to a silicon substrate, the gate oxide film insulation pressure-resistant is not fully improving, as shown in Figure 8 (b).

[0007]

Moreover, by the conventional method shown in Figure 9 (a), since only humidification oxygen or dry oxygen is used as atmosphere, the silicon atom which generated by the oxidation during the high temperature process carries out the

酸化で発生したシリコン原子がシリコン基板内に内方拡散し、空孔を埋めることが出来るが、高温処理中にシリコン基板には酸化膜が形成されてしまうため、格子間酸素がこの酸化膜にブロックされて外方拡散できないという問題が起こる。その結果、シリコン基板表面近傍の微小欠陥を解消することはできず、図9(a)に示すような熱処理を施しても、ゲート酸化膜絶縁耐圧は図9(b)に示すように完全には改善されない。

【0008】

したがって、この発明の目的とするところは、格子間酸素を十分に外方拡散させることができるとともに空孔をシリコン原子によって埋めることのできる熱処理方法を提供し、もって高集積化された半導体集積回路装置においても十分高い絶縁耐圧を確保できるようにすることである。

【0009】

【課題を解決するための手段】
上記目的を達成するため、本発明によれば、シリコン基板を1100℃以上の温度で熱処理を行って酸素の外方拡散および空孔の埋め合わせを行うシリコン基板の製造方法であって、入炉から出炉までを酸化雰囲気で行い、かつ少なくとも前半の酸素の外方拡散が支配的な段階においては酸素分圧比を熱処理温度に応じて求められた最大酸素分

inward diffusion into a silicon substrate.

A porosity can be buried.

However, since an oxide film will be formed on a silicon substrate during a high temperature process, the problem that the block of oxygen between lattices is carried out to this oxide film, and the out diffusion of it cannot be carried out to it arises.

As a result, the minute defect near the silicon substrate surface cannot be eliminated, and even when it performs heat treatment which is shown in Figure 9 (a), the gate oxide film insulation pressure-resistant is not completely improved, as shown in Figure 9 (b).

[0008]

Therefore, the place made into the objective of this invention provides the heat treatment method that a porosity can be filled by the silicon atom, while the out diffusion of oxygen between lattices can be carried out sufficiently.

It is enabling it to secure the sufficiently high insulated pressure-resistant also in the semiconductor integrated circuit device integrated highly by having.

[0009]

[SOLUTION OF THE INVENTION]

In order to attain the above objective, it is the manufacturing method of the silicon substrate which heat-treats a silicon substrate at the temperature of 1100 degrees C or more, and, according to this invention, performs the out diffusion of oxygen, and amends of a porosity, comprised such that the reactor entering to the reactor exiting is performed by the oxidizing atmosphere.

And the out diffusion of oxygen of the first half heat-treats by setting an oxygen partial pressure ratio below to maximum oxygen partial pressure ratio VO_{max} calculated depending on

圧比 V_{Omax} 以下に設定して熱処理を行うことを特徴とするシリコン基板の製造方法が提供される。そして、上記最大酸素分圧比 V_{Omax} は、

$$V_{Omax} = 1.55 \times 10^{(3-0.00313T)}$$

(但し、T:熱処理温度)

で与えられるものでりまた、熱処理は、熱処理温度をT(°C)、酸素分圧比を V_O とし

$$t \text{ (時間)} = (720 + 10^{(3985/(T+273))} \times V_O) / (1.3 \times 10^8 \times 10^{(-6128/(T+273))} \times V_O)$$

により求められる時間以上行われるものである

【0010】

【作用】

本発明者は、ゲート酸化膜絶縁耐圧向上に向けて熱処理条件の最適化を図るために、図4に示すような過程で熱処理温度を1100、1140、1200°C、熱処理時間を2、4、6時間と変え、酸素および窒素からなる酸化性雰囲気中でシリコン基板に熱処理を施した。その後シリコン基板に半導体素子を作成し、そのゲート酸化膜の絶縁耐圧を測定した。また、さらに高温範囲においても処理時間を変えて同様の実験を行った。

【0011】

【表1】

heat treatment temperature in the dominant phase at least.

The manufacturing method of the silicon substrate characterized by the above-mentioned is provided.

And, it imparts above maximum oxygen partial pressure ratio V_{Omax} by $V_{Omax}=1.55 \times 10^{(3-0.00313T)}$ (however, T:heat treatment temperature).

Moreover, heat treatment is performed more than the time which is asked by $t(\text{time}) = (720 + 10^{(3985/(T+273))} \times V_O) / (1.3 \times 10^8 \times 10^{(-6128/(T+273))} \times V_O)$ as heat treatment temperature T (degree C) and an oxygen partial pressure ratio V_O .

【0010】

【Effecting】

This inventor changes heat treatment temperature 1100, 1140, 1200 degrees C, and a heat treatment time with 2, 4, and 6 hours in the process which is shown in Figure 4, in order to attain an optimisation of heat treatment conditions toward the improvement in the gate oxide film insulation pressure-resistant.

It heat-treated to the silicon substrate in the oxidative atmosphere which consists of oxygen and nitrogen.

A semiconductor device is created to a silicon substrate after that.

The insulated pressure-resistant of the gate oxide film was measured.

Furthermore, processing time was changed also in the high temperature range, and similar experiment was performed.

【0011】

【Table 1】

熱処理温度	酸素気 (酸素分圧比)	高温処理時間	形成される酸化膜厚	ゲート耐圧良品率
1100℃	1 %	2 時間	20.9nm	56 %
1100℃	3 %	2 時間	35.6nm	78 %
1100℃	5 %	2 時間	45.5nm	86 %
1100℃	10 %	2 時間	63.3nm	96 %
1100℃	20 %	2 時間	87.6nm	98 %
1100℃	30 %	2 時間	105.5nm	97 %
1100℃	40 %	2 時間	120.1nm	96 %
1100℃	50 %	2 時間	132.7nm	98 %
1100℃	60 %	2 時間	143.7nm	91 %
1140℃	1 %	4 時間	34.3nm	75 %
1140℃	3 %	4 時間	58.8nm	92 %
1140℃	5 %	4 時間	75.6nm	98 %
1140℃	10 %	4 時間	106.1nm	96 %
1140℃	20 %	4 時間	148.3nm	99 %
1140℃	30 %	4 時間	180.1nm	98 %
1140℃	40 %	4 時間	206.5nm	95 %
1140℃	50 %	4 時間	229.4nm	88 %
1200℃	1 %	6 時間	51.5nm	93 %
1200℃	3 %	6 時間	88.9nm	98 %
1200℃	5 %	6 時間	114.5nm	96 %
1200℃	10 %	6 時間	161.2nm	99 %
1200℃	20 %	6 時間	226.7nm	97 %
1200℃	30 %	6 時間	276.4nm	86 %

Thermal processing temperature Atmosphere (Oxygen partial pressure)
 High temperature processing time(hour) Thickness of formed oxide film
 Gate pressure-resistant excellent products rate

【0012】

その結果を表1に示す。表1に示されるように、熱処理中の酸素分圧比を上げていくと、ゲート酸化膜絶縁耐圧が改善されるが、酸素分圧比を越えるとゲート酸化膜絶縁耐圧が劣化しはじめる。図5は、横軸に熱処理によって形成される酸化膜厚、縦軸にゲート酸化膜絶縁耐圧良品率をとって得られたデータをグラフ化したもので、白い四角は酸素分圧比が高く、耐圧が劣化したデータを示している。これは、酸素分圧比が高

[0012]

The result is shown in Table 1.

If the oxygen partial pressure ratio under heat treatment is raised as shown in Table 1, the gate oxide film insulation pressure-resistant will be improved.

However, if a certain oxygen partial pressure ratio is exceeded, the gate oxide film insulation pressure-resistant will begin to deteriorate.

Figure 5 shows a graph of the data which take the rate of a gate oxide film insulation pressure-resistant excellent article along the oxidation film thickness formed on a horizontal axis with heat treatment, and a vertical axis, and were obtained.

A white rectangular head has a high oxygen partial pressure ratio, and the data with which

いと高温熱処理前半にシリコン基板上に厚い酸化膜が形成され、シリコン基板中の格子間酸素の外方拡散が行われず、シリコン基板表面近傍が無欠陥化されないためである

【0013】

そこで、更に得られたデータから、各熱処理温度に対するゲート酸化膜絶縁耐圧良品率が95%未満になる酸素分圧比を最大酸素分圧比 V_{Omax} として求めた。この最大酸素分圧比 V_{Omax} と熱処理温度との関係を図6に示す。この結果から、1100℃以上の高温熱処理雰囲気前半の格子間酸素外方拡散時（これはほぼ1時間程度である）における最大酸素分圧比 V_{Omax} は、 $V_{Omax} = 1.55 \times 10^{(3-0.00313T)}$
 T : 熱処理温度…(1)
 と求められた。よって、高温熱処理の前半における酸素分圧比 V_O を上記最大酸素分圧比 V_{Omax} 以下に抑えることにより、95%以上の良品率を実現することができる。

【0014】

また、図5の結果から、ゲート酸化膜絶縁耐圧良品率は、
 (1)式の条件を満たしていれば、シリコン基板上に形成される酸化膜が60nm以上（シリコン基板上に酸化膜が形成されていない状態から換算して）になるような熱処理を施すと95%以上になることが分かる。

the pressure-resistant deteriorated are shown. If this has a high oxygen partial pressure ratio, a thick oxide film will be formed on a silicon substrate in the first half of high temperature heat treatment.

It is because the out diffusion of oxygen between lattices in a silicon substrate is not performed and it is not made defect-free near the silicon substrate surface.

[0013]

Then, the rate of a gate oxide film insulation pressure-resistant excellent article opposing to each heat treatment temperature required for the oxygen partial pressure ratio which becomes 95 % less, as maximum oxygen partial pressure ratio V_{Omax} from the data obtained further.

The relationship of this maximum oxygen partial pressure ratio V_{Omax} and heat treatment temperature is shown in Figure 6.

Maximum oxygen partial pressure ratio V_{Omax} at the time (this is about 1 hour) of the oxygen out diffusion between lattices in the high temperature heat treatment atmosphere first half of this result to 1100 degrees C or more, $v_{Omax} = 1.55 \times 10^{(3-0.00313T)}$ T : heat treatment temperature...(1)

Thus it was asked.

Therefore, the rate of an excellent article of 95 % or more is realizable by restraining the oxygen partial pressure ratio V_O in the first half of high temperature heat treatment below to above maximum oxygen partial pressure ratio V_{Omax} .

[0014]

Moreover, the result of Figure 5 shows that the rate of a gate oxide film insulation pressure-resistant excellent article becomes 95 % or more, when performing heat treatment with which the oxide film formed on a silicon substrate is set to 60 nm or more (converting from the state where the oxide film is not formed on the silicon substrate), if the conditions of FORMULA (1) are fulfilled.

而して、形成される熱酸化膜の膜厚は、熱処理温度 T ($^{\circ}\text{C}$) と熱処理中の酸素分圧比 V_O が決まれば熱処理時間から一義的に求められる。図 7 は、酸素分圧比 V_O を助変数として熱酸化膜が 60 nm に成長するまでの時間と熱処理温度との関係をプロットしたグラフである

【0015】

したがって、酸素分圧比 V_O が一定であればその曲線の右側に入る時間熱処理を行えば 95% 以上の良品率が得られることになる。そして、図 7 の曲線上の時間 t (時間) は、

$$t \text{ (時間)} = (720 + 10^{(3985/(T+273))} \times V_O) / (1.3 \times 10^8 \times 10^{(-6128/(T+273))} \times V_O) \dots (2)$$

で表わすことができることから、結局 (2) 式以上の時間熱処理を行えばよいことになる。

【0016】

以上から本発明の作用を次のようにまとめることができる。まず、本発明において、 1100°C 以上の工程前半 (約 1 時間) に酸素分圧比の制限を設けて、シリコン基板内部に存在する格子間酸素を外方拡散させやすくして熱処理を行う。これは、シリコン基板表面に作成されている酸化膜が薄いほど格子間酸素は外方拡散しやすいため、熱酸化膜の成長を抑制する必要があるからである

【0017】

However, if heat treatment temperature T (degree C) and the oxygen partial pressure ratio VO under heat treatment are decided, it will be uniquely asked for the film thickness of the thermal oxide film formed from a heat treatment time.

Figure 7 is the oxygen partial pressure ratio VO . It is the graph which plotted the relationship of a time until it uses as a parameter and a thermal oxide film grows into 60 nm , and heat treatment temperature.

[0015]

Therefore, oxygen partial pressure ratio VO If time heat treatment which will go into the right-hand side of the curve if fixed is performed, the rate of an excellent article of 95% or more will be obtained.

And, time t (time) on the curve of Figure 7, what is sufficient is just that time heat treatment more than a FORMULA (2) eventually performed from the ability of it to be able to express with $t(\text{time}) = (720 + 10^{(3985/(T+273))} * VO) / (1.3 * 10^8 * 10^{(-6128/(T+273))} * VO) \dots (2)$.

[0016]

As mentioned above it can collect effecting of this invention as follows.

First, limitation of an oxygen partial pressure ratio is provided in this invention in the process first half of 1100°C or more (about 1 hour).

It heat-treats by carrying out that it is easy to carry out the out diffusion of oxygen between lattices which exists in the inside of a silicon substrate.

Oxygen between lattices is because the growth of a thermal oxide film needs to be suppressed since it is easy to carry out the out diffusion so that the oxide film by which this is created by the silicon substrate surface is thin.

[0017]

その後さらに熱処理を続けることにより、格子間酸素の外方拡散によって発生した空孔および最初から含まれていた空孔が埋められる。これは、酸化性雰囲気を保ちつつ熱処理を行って、シリコン基板表面に60 nm以上の酸化膜を成長させることによって達成される。酸化性雰囲気中での高温熱処理によって、シリコン基板(Si)と酸素(O₂)が反応しシリコン基板表面に酸化膜(SiO₂)が形成されるが、その際、SiO₂はSiより占有体積が大きいため、余ったシリコン原子が格子位置から押出されシリコン基板内へ内方拡散し、空孔を埋める。シリコン基板表面に60 nm以上酸化膜を形成することにより、半導体素子電気特性に影響を与える空孔は、内方拡散するシリコン原子によって埋められる。これにより、シリコン基板表面近傍は無欠陥化され、ゲート酸化膜絶縁耐圧は改善され、半導体装置製造歩留りが向上する。

【0018】

【実施例】

次に、本発明の実施例について図面を参照して説明する。

【第1の実施例】

図1(a)は、本発明の第1の実施例のシリコン基板の熱処理過程を示す図である。図1(a)に示す工程により、酸素分圧比3%とし、1175℃の熱処理を4時間行った。1175℃の

By continuing the heat treatment furthermore after that, the porosity included from the porosity and the beginning which generated by the out diffusion of oxygen between lattices is filled.

This is heat-treating, maintaining an oxidative atmosphere.

It is attained by growing up an oxide film 60 nm or more into the silicon substrate surface.

With high temperature heat treatment in an oxidative atmosphere, a silicon substrate (Si) and oxygen (O₂) react, and an oxide film (SiO₂) is formed on the silicon substrate surface.

However, since an occupied volume is larger than Si, in that case, SiO₂ is extruded from a lattice position and the surplus silicon atom carries out the inward diffusion into a silicon substrate.

A porosity is buried.

By forming 60 nm or more oxide film on the silicon substrate surface, the porosity which imparts influence to a semiconductor device electrical property is filled by the silicon atom which carries out the inward diffusion.

Thereby, it is made defect-free near the silicon substrate surface.

The gate oxide film insulation pressure-resistant is improved.

The semiconductor device manufacture yield improves.

[0018]

[Example]

Next, the Example of this invention is explained with reference to a drawing.

[First Example]

Figure 1 (a) is a figure showing the heat treatment process of the silicon substrate of the first Example of this invention.

According to the process shown in Figure 1 (a), it uses as 3% of oxygen partial pressure ratios.

1175-degree C heat treatment was performed

However, this Example fulfills this condition.

It means that this had improved 25 % or more from the rate of an excellent article obtained with the conventional heat treatment shown in Figure 8 and Figure 9.

Therefore, if heat treatment is continued under the fixed oxygen partial pressure ratio, it is needed that above heat treatment time t is more than a 1 hour.

ので れば上記熱処理時間 t
 は、1 時間以上で ること必
 要となる。

【0021】

本実施例では、シリコン基板を
 1200℃、酸素分圧比3%の
 酸化性雰囲気、図2の熱処理
 温度と酸素分圧の曲線より右側
 の時間、4 時間になるように熱
 処理時間を設定した（図2・測
 定点1）。対比実験として、シ
 リコン基板を1200℃、酸素
 分圧比1%の酸化性雰囲気、
 図2の熱処理温度と酸素分圧の
 曲線より左側の時間、6 時間に
 なるように熱処理時間を設定し
 た（図2・測定点2）。その結
 果を表2に示す。表2に示す結
 果から明らかなように、測定点
 1では測定点2より2時間熱処
 理が短いにもかかわらず、高い
 ゲート酸化膜絶縁耐圧良品率を
 実現できた。

[0021]

In this Example, the heat treatment time was set up so that it might become a silicon substrate by the oxidative atmosphere of 1200 degrees C and 3% of oxygen partial pressure ratios in the time on the right of the curve of the heat treatment temperature of Figure 2, and oxygen partial pressure, and 4 hours (figure 2* point of measurement 1).

As contrast experiment, the heat treatment time was set up so that it might become a silicon substrate by the oxidative atmosphere of 1200 degrees C and 1% of oxygen partial pressure ratios in the time on the left of the curve of the heat treatment temperature of Figure 2, and oxygen partial pressure, and 6 hours (figure 2* point of measurement 2).

The result is shown in Table 2.

By the point of measurement 1, the rate of the gate oxide film insulation pressure-resistant excellent article high nevertheless with 2 hour heat treatment shorter than a point of measurement 2 was realizable clearly from the result shown in Table 2.

【0022】

[0022]

【表2】

[Table 2]

	熱処理温度	処理時間	雰囲気 (酸素分圧比)	酸化膜厚	良品率
測定点 1	1200℃	4時間	3 %	62.1nm	95 %
測定点 2	1200℃	6時間	1 %	40.6nm	81 %

(from left to right) Thermal processing temperature Processing time(hour)
 Atmosphere(Oxygen partial pressure ratio) Thickness of oxide film Excellent
 products rate
 Measurement point 1

Measurement point 2

【0023】

【第3の実施例】

DZ処理（無欠陥化処理）の施されていないウェハが半導体素子製造工程に投入されることも

る本実施例は、このような場合に半導体素子製造過程中において未処理シリコン基板についてDZ処理を行うものである。半導体素子製造工程において、例えばウェル形成工程ではイオン注入後の不純物のドライブ・イン工程時に高温の熱処理が行われる。本実施例ではこの高温処理工程に本発明の熱処理方法を適用した。図3（a）はその熱処理過程を示す図であり、1200℃で最初の1時間を酸素分圧比2%の雰囲気中で処理した。その後雰囲気を100%酸素雰囲気にかえ1時間処理した。図3（a）に示す過程により、シリコン基板表面上にはシリコン基板表面ベア状態から換算して約200nmの酸化膜が形成された。

【0024】

図3（a）に示す熱処理工程を経たシリコン基板に対しゲート酸化膜を形成しその絶縁耐圧を測定したところ、図3（b）に示すゲート酸化膜絶縁破壊電界分布図が得られた。同図から、ゲート酸化膜絶縁破壊電界が8MV/cm以上のものを良品とする良品率は96.7%となり、図8、図9に示した従来例

[0023]

[Third embodiment]

The wafer with which DZ process (defect-free process) is not performed may be thrown into a semiconductor device manufacturing process.

In such a case, this Example performs DZ process about a unprocessed silicon substrate into a semiconductor device manufacture process.

In a semiconductor device manufacturing process, hot heat treatment is performed at a well formation process at the time of the drive * in process of the impurities after an ion implantation.

In this Example, the heat treatment method of this invention was applied to these high temperature processing.

Figure 3 (a) is a figure showing the heat treatment process.

The first 1 hour was processed in the atmosphere of 2% of oxygen partial pressure ratios by 1200 degrees C.

After that, atmosphere was changed to oxygen atmosphere 100%, and carried out the 1 hour process.

On the silicon substrate surface, it converts from a silicon substrate surface bear state, and about 200 nm oxide film was formed by the process shown in Figure 3 (a).

[0024]

When the gate oxide film was formed to the silicon substrate which passed through the heat treatment process shown in Figure 3 (a) and the insulated pressure-resistant was measured, the gate oxide film dielectric breakdown electric field distribution shown in figure 3(b) was obtained.

The rate of an excellent article which uses that whose gate oxide film dielectric breakdown electric field is 8MV/cm or more as an excellent article becomes 96.7% from said figure.

の場合と比較して24%以上の改善を実現することができた。

この結果から、高温熱処理前半1時間の酸素分圧比 V_O を

$$V_O \leq V_{Omax} = 1.55 \times 10^{(3-0.00313T)}$$

となるよう選択すれば、その後酸素流入量を多くして熱処理時間を短縮できることと、半導体素子製造過程の高温熱処理に本発明を適用した場合にも同様の効果を享受できることが分かる。

【0025】

以上好ましい実施例について説明したが、本発明はこれら実施例に限定されるものではなく、本願発明の要旨を変更しない範囲内において各種の変更が可能である。例えば、酸化性雰囲気中の酸素以外の気体については窒素に代え水素やアルゴン等他のものを使用することができる。また、高温熱処理期間中において必ずしも処理温度を一定に保つ必要はなく、本発明によって要請される条件の範囲内において温度を可変とすることができる。

【0026】

【発明の効果】

以上説明したように、本発明によれば、1100℃以上の高温熱処理前半の期間（約1時間）に酸素分圧比を制限し、格子間酸素の外方拡散を円滑に行い、かつその後の熱処理を、シリコン基板内の空孔を十分に埋め合わ

Compared with the case of the prior art example shown in Figure 8 and Figure 9, 24-% or more improvement was realizable.

If the oxygen partial pressure ratio V_O of a 1 hour is chosen from this result in the first half of high temperature heat treatment so that it may be set to $V_O \leq V_{Omax} = 1.55 \times 10^{(3-0.00313T)}$, it turns out that an oxygen inflow is increased after that and a heat treatment time can be shortened and that the effect that it is similar when this invention is applied to high temperature heat treatment of a semiconductor device manufacture process is enjoyable.

[0025]

Preferred Embodiment was explained above.

However, various alteration is possible for this invention within limits which are limited to these Example and which are not carried out and do not alter the summary of this invention.

For example, it can replace with nitrogen about gases other than oxygen in an oxidative atmosphere, and the other things, such as hydrogen and argon, can be used.

Moreover, process temperature does not necessarily need to be kept constant during a high temperature heat treatment period, and temperature can be made variable within the limits of the conditions by which a requirement is carried out as for this invention.

[0026]

[EFFECT OF THE INVENTION]

As explained above, according to this invention, an oxygen partial pressure ratio is limited to the period (about 1 hour) 1100 degrees C or more of half the high temperature before processing. The out diffusion of oxygen between lattices is performed smoothly.

And since subsequent heat treatment is continued until it compensates for the porosity

せるまで継続しているので、シリコン基板表面近傍が無欠陥化され、ゲート酸化膜絶縁耐圧が改善され、半導体素子製造歩留りを向上させることができる。そして、本発明は、ゲート酸化膜絶縁破壊耐圧の良品率を従来例の場合の20%以上向上させることができ、今後一段と進むと予想される高集積化、絶縁膜の薄膜化に対しても十分に対応できるようにするものである。で、本発明の産業上における効果は大である

in a silicon substrate sufficiently, it is made defect-free near the silicon substrate surface. The gate oxide film insulation pressure-resistant is improved.

The semiconductor device manufacture yield can be raised.

And, this invention can raise the rate of an excellent article of the gate oxide film dielectric breakdown pressure-resistant 20 % or more in the case of a prior art example.

Since it enables it to correspond sufficiently also for high integration anticipated to progress much more from now on and thinning of an insulating film, the effect on the industry of this invention is large.

【図面の簡単な説明】

[BRIEF EXPLANATION OF DRAWINGS]

【図1】

本発明の第1の実施例の熱処理過程図とそれによる絶縁破壊電界分布図。

[FIGURE 1]

The heat treatment process figure of the first Example of this invention, and the dielectric breakdown electric field distribution figure by it.

【図2】

本発明の第2の実施例を説明するための酸化膜形成特性図。

[FIGURE 2]

The oxide film formation characteristic view for explaining the 2nd Example of this invention.

【図3】

本発明の第3の実施例の熱処理過程図とそれによる絶縁破壊電界分布図。

[FIGURE 3]

The heat treatment process figure of the third embodiment of this invention, and the dielectric breakdown electric field distribution figure by it.

【図4】

本発明の作用を説明するための熱処理過程図。

[FIGURE 4]

The heat treatment process figure for explaining effecting of this invention.

【図5】

本発明の作用を説明するための熱酸化膜厚とゲート酸化膜耐圧良品率との関係を示す図。

[FIGURE 5]

The figure showing the relationship of the thermal oxide film thickness for explaining effecting of this invention, and the rate of a gate oxide film pressure-resistant excellent article.

【図6】

[FIGURE 6]

本発明の作用を説明するための熱処理温度と最大酸素分圧比との関係を示す図。

The figure showing the relationship of the heat treatment temperature for explaining effecting of this invention, and a maximum oxygen partial pressure ratio.

【図 7】

本発明の作用を説明するための酸素分圧比を助変数とした酸化膜形成特性曲線図。

[FIGURE 7]

The oxide film formation characteristic curve sheet which made the parameter the oxygen partial pressure ratio for explaining effecting of this invention.

【図 8】

第 1 の従来例の熱処理過程図とそれによる絶縁破壊電界分布図。

[FIGURE 8]

The heat treatment process figure of a first prior art example, and the dielectric breakdown electric field distribution figure by it.

【図 9】

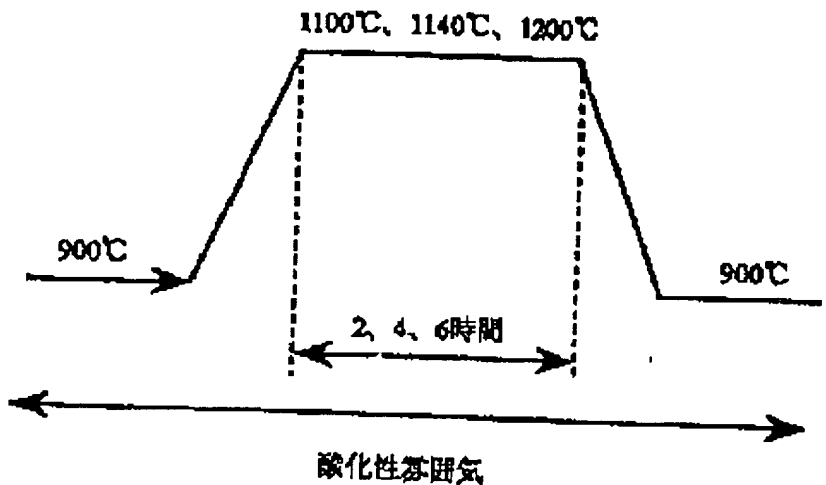
第 2 の従来例の熱処理過程図とそれによる絶縁破壊電界分布図。

[FIGURE 9]

The heat treatment process figure of a 2nd prior art example, and the dielectric breakdown electric field distribution figure by it.

【図 4】

[FIGURE 4]



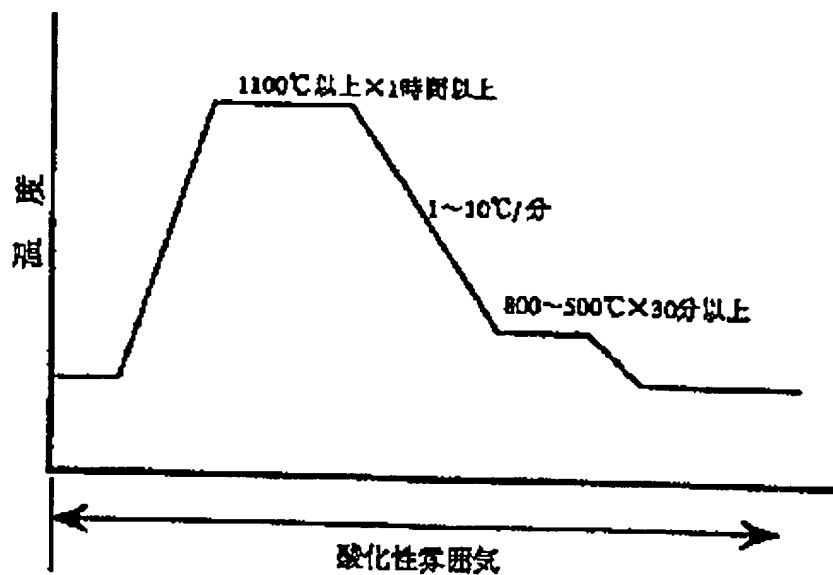
2,4,6 hours

Oxidative atmosphere

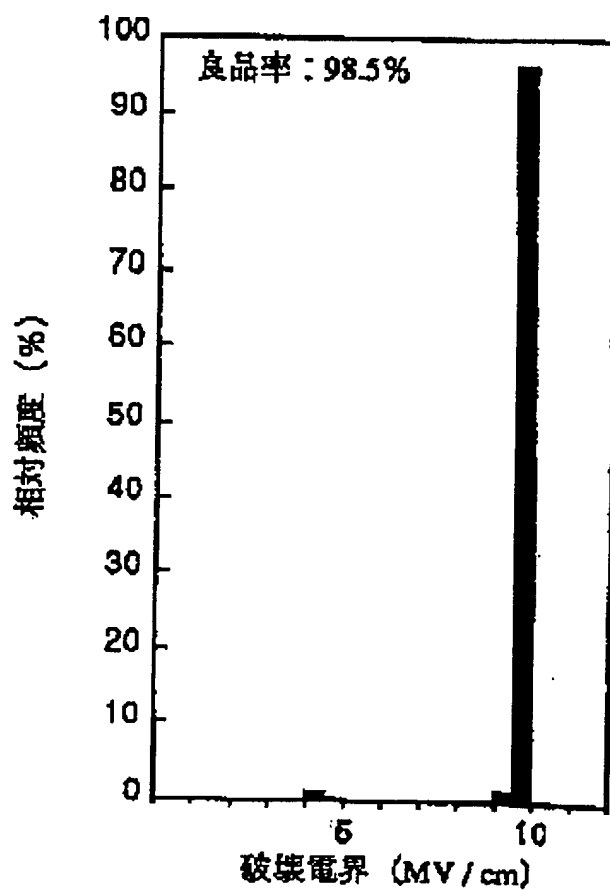
【図 1】

[FIGURE 1]

(a)



(b)



(a) Vertical axis: Temperature Horizontal axis: Oxidizing atmosphere

From left to right : 1100 degrees C or more x 1 hour or more

1-10 degrees C / minutes

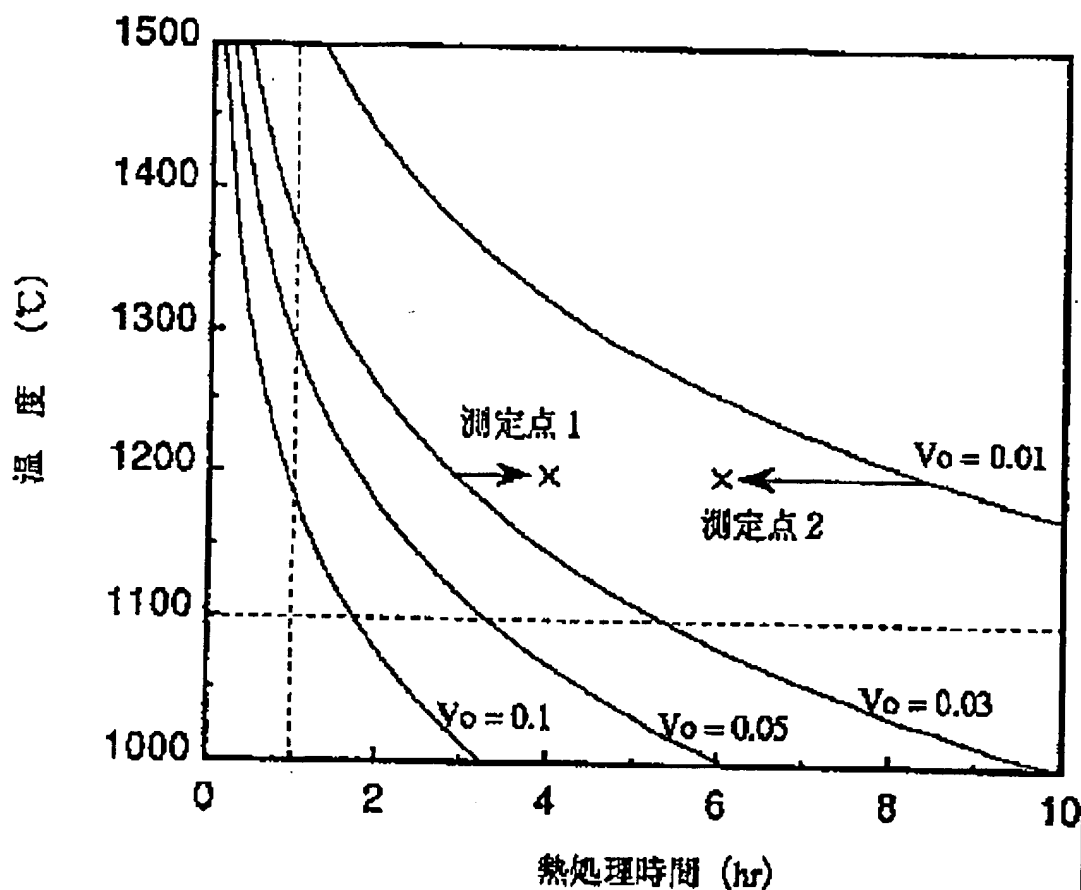
800 – 500 degrees C x 30 minutes or more

(b) Vertical axis : Relative frequency Horizontal axis: Dielectric breakdown (MV/cm)

Excellent products rate : 98.5%

【図 2】

[FIGURE 2]



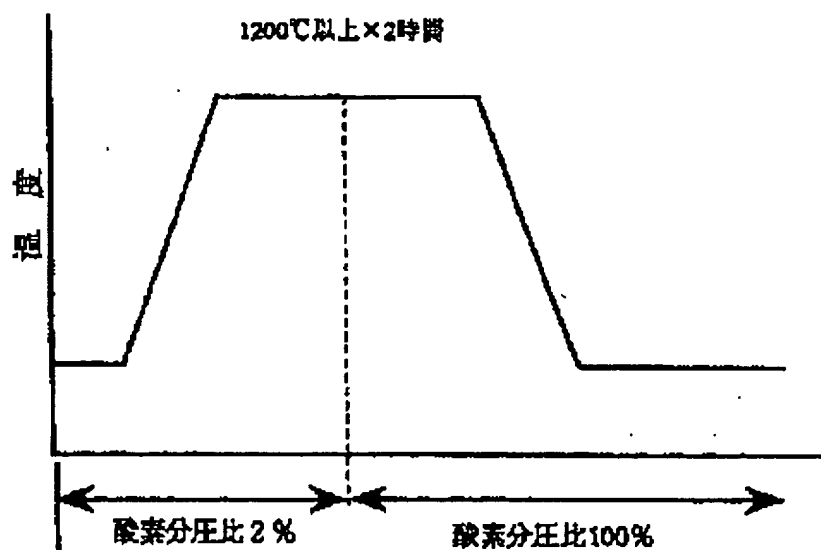
Vertical axis : Temperature (degrees-C) Horizontal axis : Thermal processing time (hr)

Measurement point 1 Measurement point 2

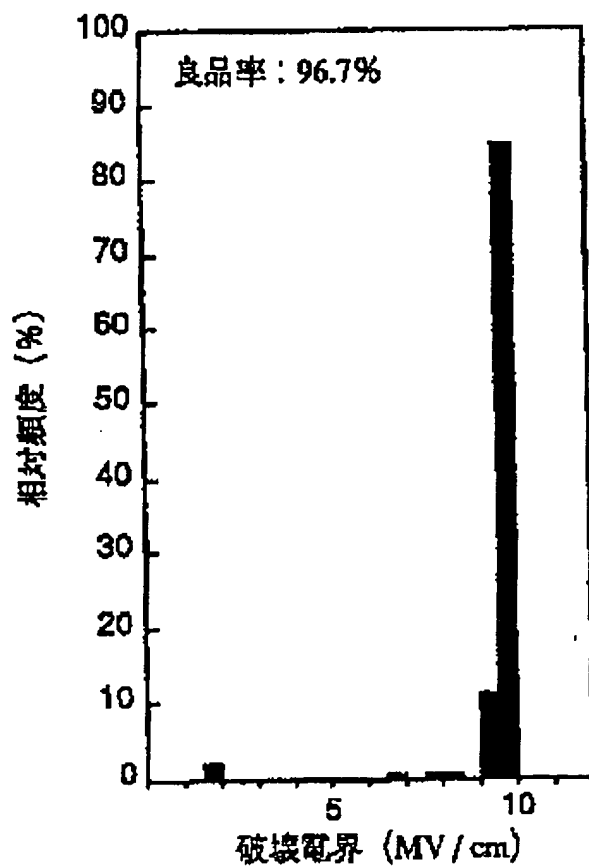
【図 3】

[FIGURE 3]

(a)



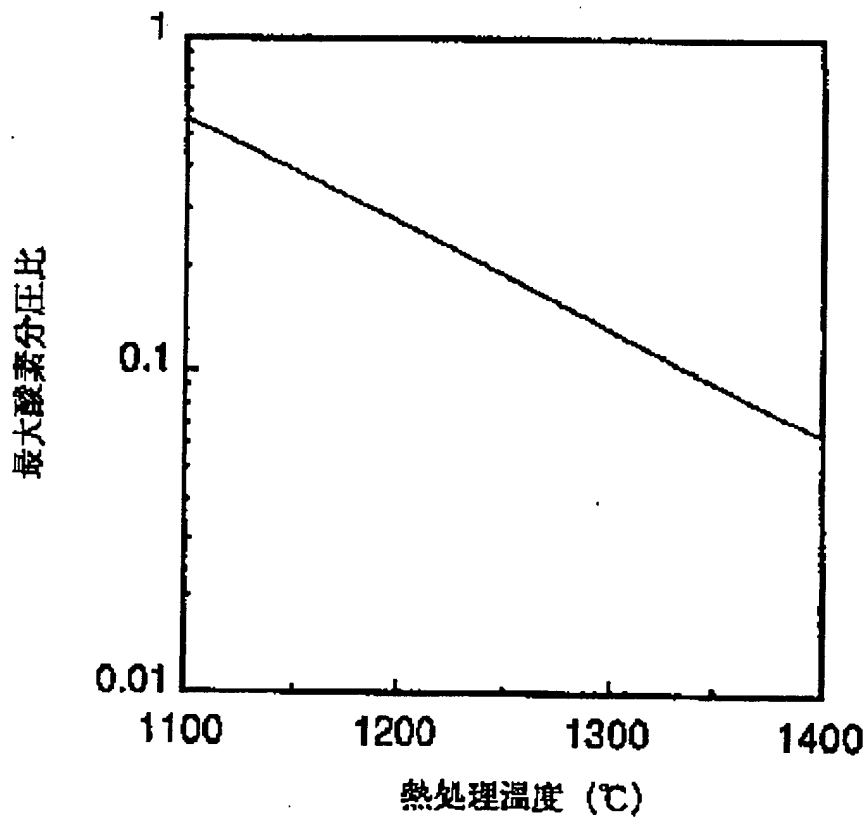
(b)



- (a) Vertical axis: Temperature Horizontal axis: Oxidizing atmosphere
(Oxygen partial pressure ratio: 2 %, 100 %)
(b) Vertical axis : Relative frequency Horizontal axis: Dielectric breakdown
(MV/cm)
Excellent products rate : 96.7%

【図 6】

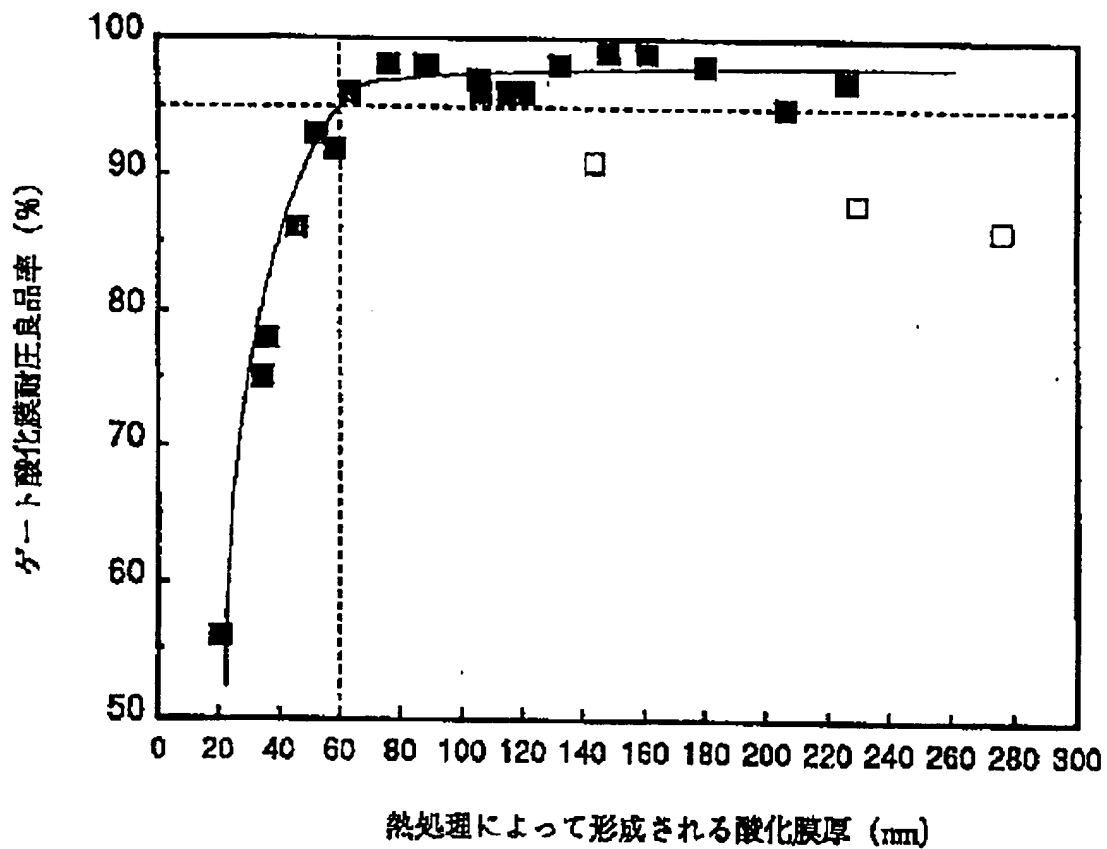
[FIGURE 6]



Vertical axis: Maximum oxygen partial pressure ratio
Horizontal axis : Thermal processing temperature (degrees-C)

【図 5】

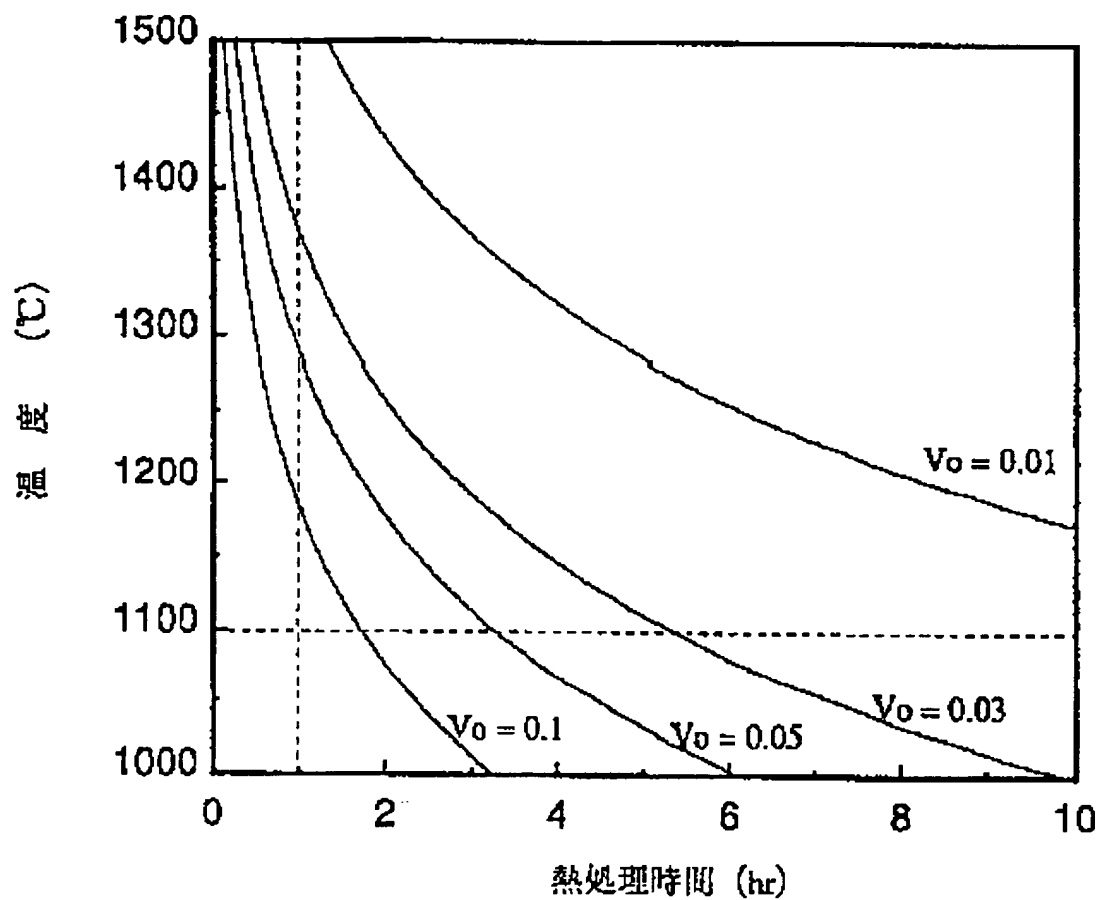
[FIGURE 5]



Vertical axis : Gate oxide film pressure-resistant excellent products rate (%)
Horizontal axis : Thickness of oxide film formed by thermal processing

【図 7】

[FIGURE 7]



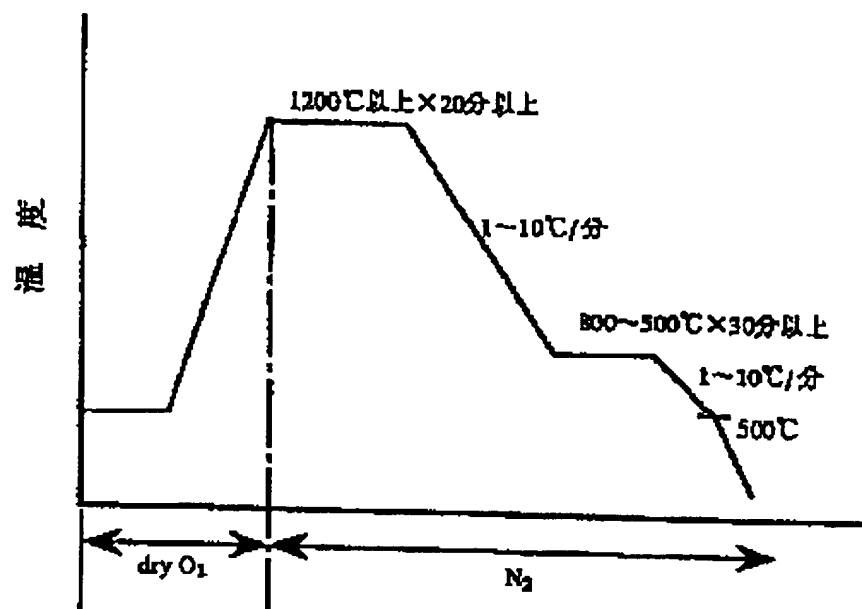
Vertical axis : Temperature (degrees-C)

Horizontal axis : Thermal processing time (hr)

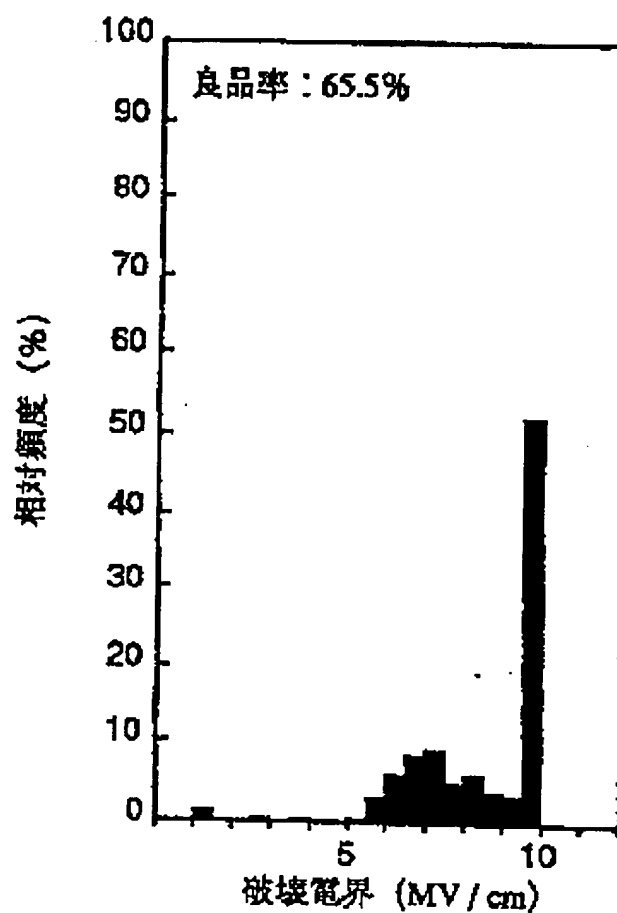
【図 8】

[FIGURE 8]

(a)



(b)



(a) Vertical axis: Temperature

From left to right : 1200 degrees C or more x 20 minutes or more

1-10 degrees C / minutes

800 – 500 degrees C x 30 minutes or more

1-10 degrees C / minutes 500 degrees-C

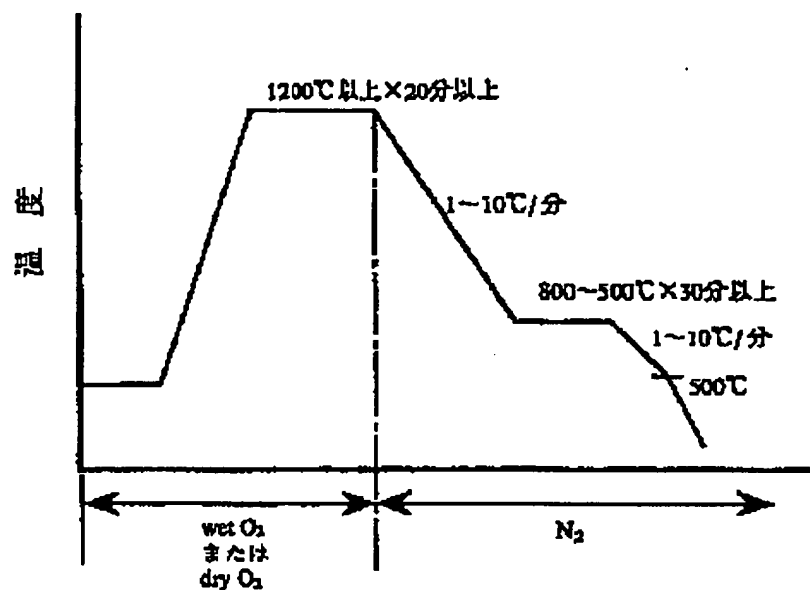
(b) Vertical axis : Relative frequency Horizontal axis: Dielectric breakdown
(MV/cm)

Excellent products rate : 65.5%

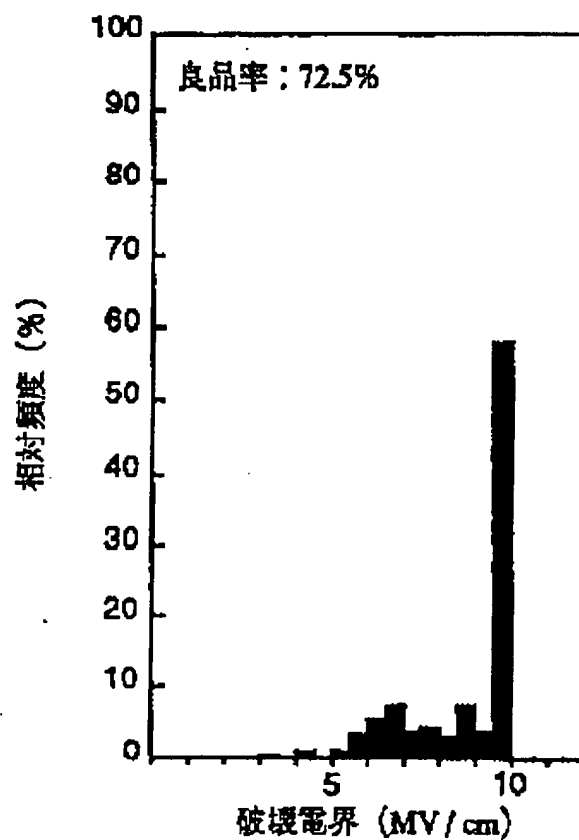
【 9 】

[FIGURE 9]

(a)



(b)



(a) Vertical axis: Temperature Horizontal axis : Wet O₂ or Dry O₂, N₂

From left to right : 1200 degrees C or more x 20 minutes or more

1-10 degrees C / minutes

800 – 500 degrees C x 30 minutes or more

1-10 degrees C / minutes 500 degrees-C

(b) Vertical axis : Relative frequency Horizontal axis: Dielectric breakdown (MV/cm)

Excellent products rate : 72.5%

【手続補正書】

[AMENDMENTS]

【提出日】

平成 6 年 1 0 月 2 7 日

[Filing date]

October 27th, Heisei 6

【手続補正 1】

[Amendment 1]

【補正対象書類名】

明細書

[Title of document for amendment]

Specification

【補正対象項目名】 請求項 2

[Item to be amended] Claim 2

【補正方法】 変更

[Method of amendment] Alteration

【補正内容】

[Content of amendment]

【請求項 2】

前記最大酸素分圧比 V_{Omax} が、
 $V_{Omax} = 1.55 \times 10^{(3-0.00313T)}$
 但し、T : 熱処理温度 (°C)
 で与えられることを特徴とする
 請求項 1 記載のシリコン基板の
 製造方法。

[CLAIM 2]

A manufacturing method of the silicon substrate of Claim 1, which imparts above-mentioned maximum oxygen partial pressure ratio V_{Omax} at $V_{Omax} = 1.55 \times 10^{(3-0.00313T)}$, however T: heat treatment temperature (degree C).

【手続補正 2】

[Procural Amendment2]

【補正対象書類名】

[Title of document for amendment]

Specification

明細書

【補正対象項目名】 0009 [Item to be amended] 0009

【補正方法】 変更 [Method of amendment] Alteration

【補正内容】 [Content of amendment]

【0009】

[0009]

【課題を解決するための手段】

上記目的を達成するため、本発明によれば、シリコン基板を1100℃以上の温度で熱処理を行って酸素の外方拡散および空孔の埋め合わせを行うシリコン基板の製造方法であって、入炉から出炉までを酸化雰囲気で行い、かつ少なくとも前半の酸素の外方拡散が支配的な段階においては酸素分圧比を熱処理温度に応じて求められた最大酸素分圧比 V_{Omax} 以下に設定して熱処理を行うことを特徴とするシリコン基板の製造方法が提供される。そして、上記最大酸素分圧比 V_{Omax} は、

$$V_{Omax} = 1.55 \times 10^{(3-0.00313T)}$$

(但し、T:熱処理温度(℃))

で与えられるものであり、また、熱処理は、熱処理温度をT(℃)、酸素分圧比を V_O として、

$$t(\text{時間}) = (720 + 10^{(3985/(T+273))} \times V_O) / (1.3 \times 10^8 \times 10^{(-6128/(T+273))} \times V_O)$$

により求められる時間以上行われるものである

【手続補正3】

【SOLUTION OF THE INVENTION】

In order to attain the above objective, it is the manufacturing method of the silicon substrate which heat-treats a silicon substrate at the temperature of 1100 degrees C or more, and, according to this invention, performs the out diffusion of oxygen, and amends of a porosity, comprised such that the reactor entering to the reactor exiting is performed by the oxidizing atmosphere.

And the out diffusion of oxygen of the first half heat-treats by setting an oxygen partial pressure ratio below to maximum oxygen partial pressure ratio V_{Omax} calculated depending on heat treatment temperature in the dominant phase at least.

The manufacturing method of the silicon substrate characterized by the above-mentioned is provided.

And, it imparts above maximum oxygen partial pressure ratio V_{Omax} by $V_{Omax} = 1.55 \times 10^{(3-0.00313T)}$ (however, T: heat treatment temperature (degree C)).

Moreover, heat treatment is performed more than time which is asked by $t(\text{time}) = (720 + 10^{(3985/(T+273))} \times V_O) / (1.3 \times 10^8 \times 10^{(-6128/(T+273))} \times V_O)$ as heat treatment temperature T (degree C) and an oxygen partial pressure ratio V_O .

[Amendment 3]

【補正対象書類名】
明細書

[Title of document for amendment]
Specification

【補正対象項目名】 0013 [Item to be amended] 0013

【補正方法】 変更 [Method of amendment] Alteration

【補正内容】 [Content of amendment]

【0013】

そこで、更に得られたデータから、各熱処理温度に対するゲート酸化膜絶縁耐圧良品率が95%未満になる酸素分圧比を最大酸素分圧比 V_{Omax} として求めた。この最大酸素分圧比 V_{Omax} と熱処理温度との関係を図6に示す。この結果から、1100℃以上の高温熱処理雰囲気前半の格子間酸素外方拡散時（これはほぼ1時間程度である）における最大酸素分圧比 V_{Omax} は、 $V_{Omax} = 1.55 \times 10^{(3-0.00313T)}$... (1) T : 熱処理温度 (°C) と求められた。よって、高温熱処理の前半における酸素分圧比 V_O を上記最大酸素分圧比 V_{Omax} 以下に抑えることにより、95%以上の良品率を実現することができる。

[0013]

Then, the rate of a gate oxide film insulation pressure-resistant excellent article opposing to each heat treatment temperature required for the oxygen partial pressure ratio which becomes 95 % less, as maximum oxygen partial pressure ratio VO_{max} from the data obtained further.

The relationship of this maximum oxygen partial pressure ratio VO_{max} and heat treatment temperature is shown in Figure 6.

From this result, maximum oxygen partial pressure ratio VO_{max} at the time (this is about 1 hour) of the oxygen out diffusion between lattices in the high temperature heat treatment atmosphere first half of 1100 degrees C or more was calculated with $VO_{max}=1.55*10^{(3-0.00313T)}$...(1) T :heat treatment temperature (degree C).

Therefore, the rate of an excellent article of 95 % or more is realizable by restraining the oxygen partial pressure ratio VO in the first half of high temperature heat treatment below to above maximum oxygen partial pressure ratio VO_{max} .

【手続補正4】

[Amendment 4]

【補正対象書類名】
図面

[Title of document for amendment]
Drawing

【補正対象項目名】 図2

[Item to be amended] Figure 2

【補正方法】 変更

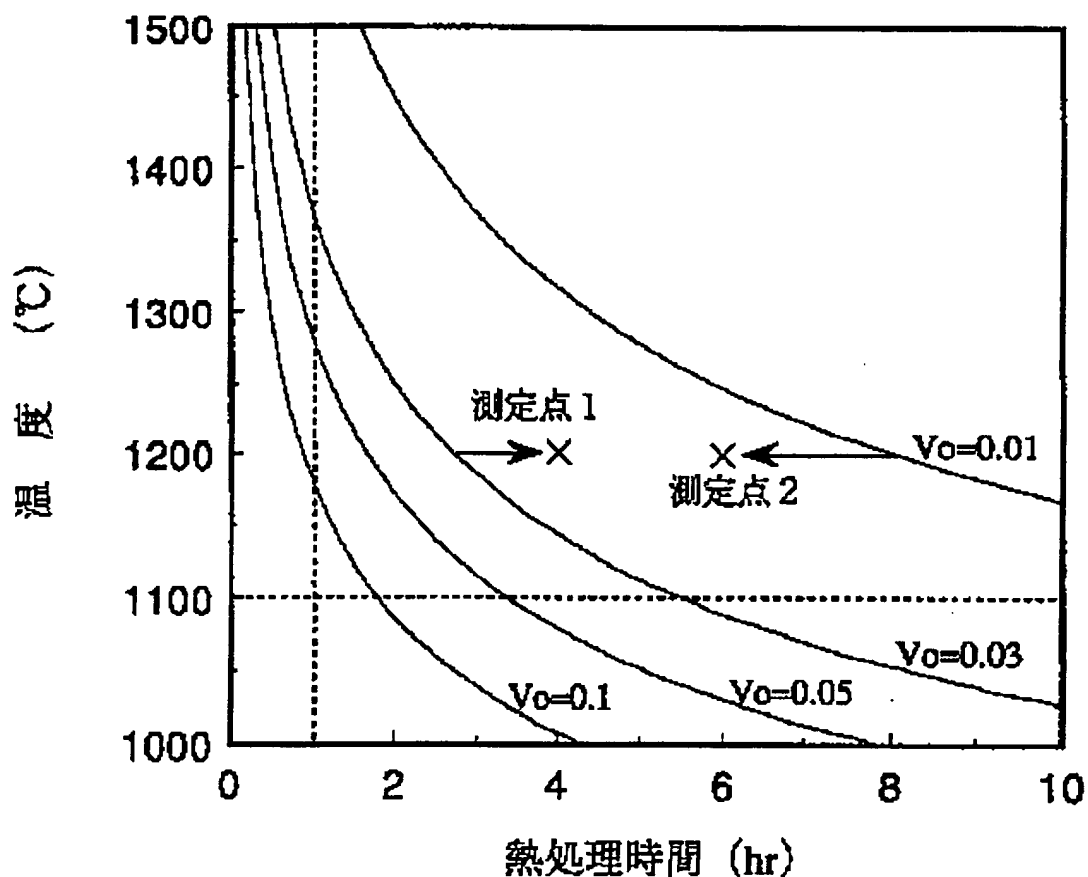
[Method of amendment] Alteration

【補正内容】

[Content of amendment]

【図 2】

[FIGURE 2]

Vertical axis : Temperature (degrees C)
Measurement point 1Horizontal axis : Thermal
processing time (hr)
Measurement point 2

【手続補正 5】

[Amendment 5]

【補正対象書類名】
図面[Title of document for amendment]
Drawing

【補正対象項目名】 図 7

[Item to be amended] Figure 7

【補正方法】 変更

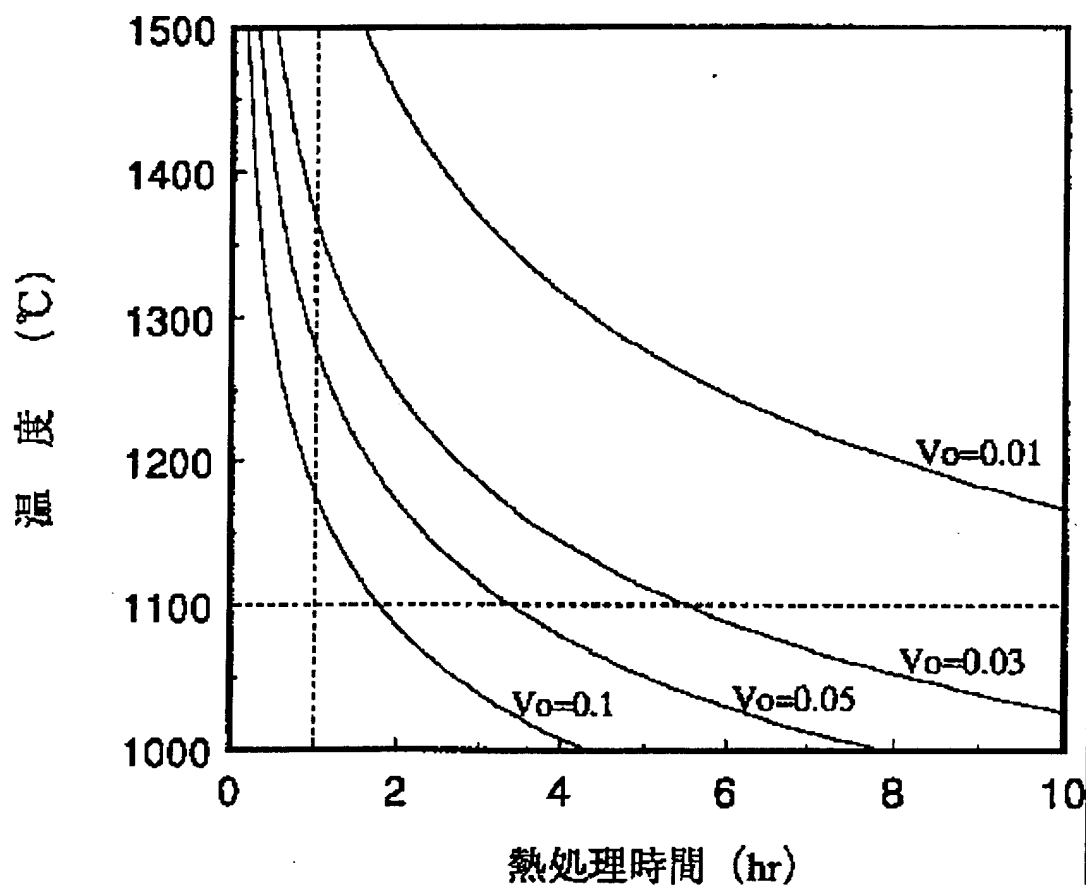
[Method of amendment] Alteration

【補正内容】

[Content of amendment]

【図 7】

[FIGURE 7]

Vertical axis : Temperature (degrees C)
processing time (hr)

Horizontal axis : Thermal

DERWENT TERMS AND CONDITIONS

Derwent shall not in any circumstances be liable or responsible for the completeness or accuracy of any Derwent translation and will not be liable for any direct, indirect, consequential or economic loss or loss of profit resulting directly or indirectly from the use of any translation by any customer.

Derwent Information Ltd. is part of The Thomson Corporation

Please visit our home page:

WWW.DERWENT.CO.UK (English)

WWW.DERWENT.CO.JP (Japanese)

